

高速数据传输单元^①

姜琳琳, 赵博龙

(中航工业西安航空计算技术研究所, 西安 710065)

摘要: 为了满足无人机数据链对下行数据高速实时传输的要求, 实现了一种基于 PowerPC 处理器和 IEEE1394 总线的高速数据传输单元。首先介绍了无人机数据链对下行数据传输设备的设计需求, 其次详细介绍了下行数据传输设备的系统结构和数据传输单元的软硬件实现, 最后通过 IEEE1394 总线环绕测试的方法, 验证了数据传输单元的功能和性能。验证结果表明: 该数据传输单元具有设计简单、传输速率高、可靠性高和功耗低的特点, 具有广泛的应用前景。

关键词: 无人机数据链; 下行数据传输设备; 数据传输单元; 软硬件设计; PowerPC; IEEE1394

High-Speed Data Transmission Unit

JIANG Lin-Lin, ZHAO Bo-Long

(Aeronautical Computing Technique Research Institute, Xi'an 710065, China)

Abstract: In order to fulfill the requirements of high-speed and real-time down data transmission of unmanned aerial vehicle data link, a high-speed data transmission unit based on PowerPC processor and IEEE1394 bus is realized. First, the paper introduces the design requirements of down data transmission system in unmanned aerial vehicle data link. Then it describes the system architecture of down data transmission system and the realization of software and hardware in data transmission unit in detail. At last, the function and performance of data transmission unit are validated through the encirclement of IEEE1394 bus. The experiment indicates that the data transmission unit has the characteristics of simple design, high transmission capability, high reliability and low power dissipation, which has broad application prospects.

Key words: unmanned aerial vehicle data link; down data transmission system; data transmission unit; design of software and hardware; PowerPC; IEEE1394

1 引言

数据链是实现无人机控制的生命线, 是地面和无人机之间交流的通道。作用距离、数据传输速率和抗干扰能力是数据链最主要的技术指标^[1]。随着无人机任务载荷设备的发展, 需要传输的数据量越来越大, 对传输带宽, 尤其是下行速率的要求也越来越高。因此, 提供一种高性能的下行数据传输设备就成为数据链系统的关键技术之一。

目前, 数据传输设备基本采用处理器+串行总线的架构。处理器方面, 传统的数据传输设备一般采用低端的 ARM 处理器或 DSP 处理器^[2], 处理性能较低, 任务调度、任务处理实现比较复杂, 系统兼容性差, 难于升

级移植。串行总线方面, 根据各系统的不同要求, 一般采用 RS-485、LVDS、USB、光纤通道等串行总线, 这些总线或性能较低、实时性差, 或扩展性差, 无法灵活组网, 或设计复杂, 成本较高, 无法满足下行数据传输设备的要求。本文创新的采用了高性能、低功耗的 PowerPC 处理器和高带宽、高可靠性、低成本的 IEEE1394 总线^[3,4], 实现了一种高速数据传输单元, 满足无人机下行数据传输设备的应用需求。

2 设计需求

无人机携带的任务载荷设备主要包括电视摄像机、红外热像仪、航空照相机、合成孔径雷达等。随

① 收稿时间:2014-09-13;收到修改稿时间:2014-11-28

着任务载荷技术的发展,图像分辨率越来越高,如果下行链路的带宽不够,图像数据只能采取抽帧、大压缩比的方法实现实时下传,这种方法导致图像质量严重劣化,无法充分发挥任务载荷设备的性能^[5]。目前,无人机下行链路至少要实现 2Mbit/s ~ 64Mbit/s 的实时数据传输。同时,下行数据传输要保证数据的完整性,可靠地将数据传回地面测控站,在地面设备中进行融合、增强或拼接处理,叠加重要的信息,使画面更加直

观形象,以利于飞行员的操纵。

3 系统结构

下行数据传输设备由数据传输单元和射频处理单元组成。数据传输单元作为下行数据传输设备的主控制器,负责下行数据传输的任务调度、数据收发和数据解析工作;射频处理单元负责无线发射前的数据编码工作。图 1 为下行数据传输设备系统结构。

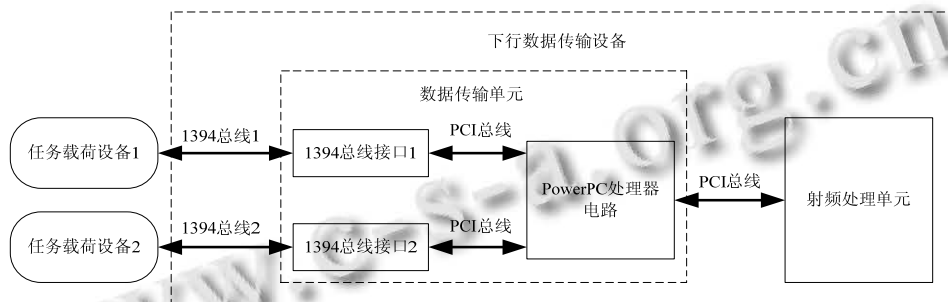


图 1 下行数据传输设备系统结构

4 硬件设计

数据传输单元采用模块化的设计思想,硬件结构可以划分为处理器电路和 IEEE1394 总线接口两部分。处理器电路采用嵌入式处理器 MPC8270, MPC8270 集成的 PCI 控制器最多可连接三个 PCI 主设备,其中两个用于连接两路独立的 IEEE1394 总线接口,另一个用

于连接射频处理单元。IEEE1394 总线接口的设计遵循 IEEE1394b-2002 规范,支持 400Mbit/s 的传输速率。MPC8270 通过两路 IEEE1394 总线接收任务载荷设备发送的图像、视频和其他数据,经过解析处理后,通过 PCI 总线发送到射频处理单元。图 2 为数据传输单元硬件结构框图。

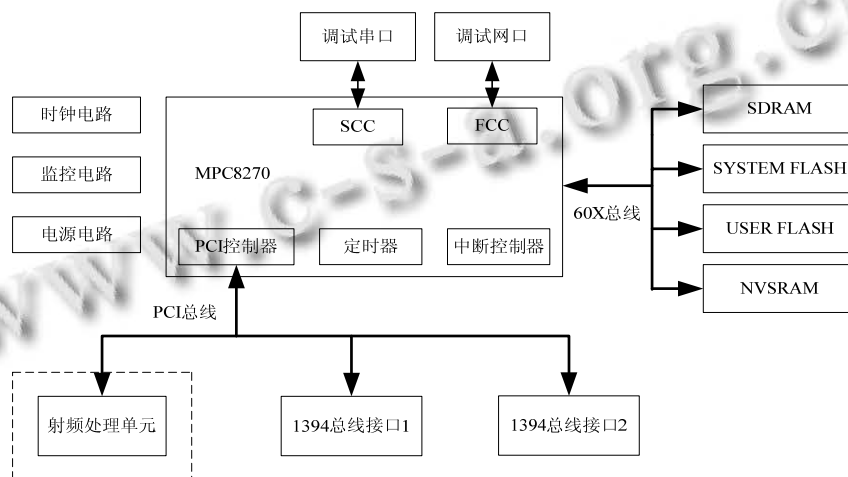


图 2 数据传输单元硬件结构框图

4.1 处理器电路设计

MPC8270 是 Freescale 公司 PowerQUICCII 系列的一款高性能超标量嵌入式通信处理器,主要由 G2_LE 内核、系统接口单元(SIU)和通信处理模块(CPM)组成。

G2_LE 内核工作时钟频率为 166 ~ 450MHz,支持独立的 16kBytes 指令 cache 和 16kBytes 数据 cache; SIU 包括 64 位 60X 总线、32 位局部总线(local bus)、32 位 PCI 总线和存储控制器等; CPM 包括一个 32 位嵌入式

RISC 处理器, 主要完成底层外围通信任务的处理, 使 G2_LE 更加专注于高端任务的管理^[6].

数据传输单元设计中, MPC8270 时钟配置采用 PCI host 模式, CPU/CPM/BUS 频率分别配置为 400M、200M 和 100M, 该配置下 MPC8270 典型功耗仅为 2.1W. 复位配置采用从 BOOT EPROM 配置, 将 MPC8270 设置为 master, 把硬件复位配置字预置在 FPGA 中, 上电复位期间 MPC8270 从 FPGA 中依次读取 4 个硬件复位配置字, 完成配置过程.

在 MPC8270 的 60X 总线上, 分别配置了 SDRAM、SYSTEM FLASH、USER FLASH 和 NVSRAM. SDRAM 控制器采用 60X-SDRAM 状态机模式, 64 位访问宽度, 时钟频率为 100MHz; FLASH 控制器采用 60X-GPCM 模式, 16 位访问宽度; NVSRAM 控制器也采用 60X-GPCM 模式, 8 位访问宽度, 用于下行数据传输设备故障数据的记录.

数据传输单元采用交叉编译环境, 为实现宿主机与目标机的通信, 提供了宿主机与目标机连接的串口和网口, 调试串口采用 RS232 标准, 波特率为 115200bps; 调试网口为 10/100Mbps 自适应以太网口, 支持数据传输单元的在线调试和软件固化.

4.2 IEEE1394 总线接口设计

IEEE1394, 原名 FireWire(火线), 是 1987 年 Apple 公司发布的一个高速串行总线标准. 1995 年, IEEE(电气与电子工程师协会)正式认可其为 IEEE1394-1995 规范, 之后在兼容性和功能上进行改进, 推出了

IEEE1394a-2000 和 IEEE1394b-2002 规范, 大幅度提高了 IEEE1394 总线的带宽、传输速度和距离, 并降低了成本.

IEEE1394 总线采用点对点的通信架构, 节点间互传数据时, 不需要主机监控. 在同一总线下, 同步和异步传输可以同时存在. 同步传输即等时传输, 可以保证在规定的时间内完成规定数据量的传输, 非常有利于图像、声音等对时间延迟比较敏感的数据传输; 异步传输可用于对传输正确性要求较高的数据传输, 如指令数据、控制数据等. 在硬件和软件设计中提供多种冗余设计和数据完整性设计, 保证总线传输的高可靠性和数据的完整性. 总线设备间采用树形或菊花链拓扑结构, 每条总线最多可连接 63 个设备, 同时支持热插拔, 自动侦测设备的加入与移出, 并对系统进行重新配置.

IEEE1394 总线接口电路主要由链路层控制器、物理层控制器和变压器组成. 数据传输单元设计中, 考虑到降低数据传输单元的设计复杂度和成本, 以及实际应用中的可测试性和可靠性, 采用当前性能优异、功能独立的链路层芯片 TSB82AA2B 和物理层芯片 TSB41BA3D 开展设计. TSB82AA2B 满足 OHCI(开放式主机控制接口)、IEEE 1394-1995、IEEE 1394a-2000 和 IEEE1394b-2002 规范, 支持 S100、S200、S400 和 S800 传输速率^[7]. TSB41BA3D 支持 S100、S100B、S200、S200B、S400 和 S400B 传输速率, 完全兼容 OHCI 设备^[8]. 图 3 为 IEEE1394 总线接口硬件结构框图.

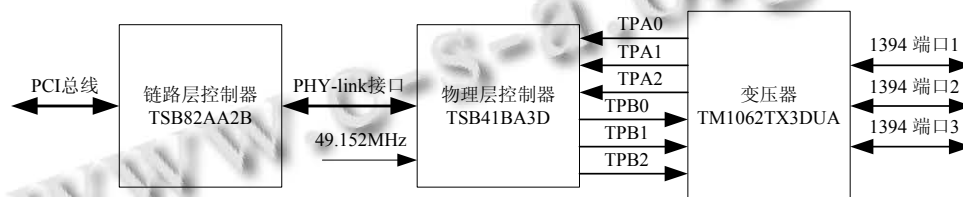


图 3 IEEE1394 总线接口硬件结构框图

TSB82AA2B 是一个 PCI 接口控制器, 将 PCI 总线转换为与物理层连接的并行总线接口^[9]. 数据传输单元设计中, TSB82AA2B 与 MPC8270 集成的 PCI 控制器无缝连接, 采用 33MHz/32bit 模式. TSB82AA2B 的接收通道集成了 2Kbyte 的异步接收 FIFO 和 2Kbyte 的等时接收 FIFO, 发送通道集成了 5Kbyte 的异步发送 FIFO 和 2Kbyte 的等时发送 FIFO. 接收数据时, 由链路层控制器发起 DMA 传输, 将数据由 TSB82AA2B

的 FIFO 搬到处理器电路的 SDRAM 中, 实现 IEEE1394 总线数据包的接收; 发送数据时, 由 MPC8270 发起 DMA 传输, 将数据由处理器电路的 SDRAM 搬到 TSB82AA2B 的 FIFO 中, 实现 IEEE1394 总线数据包的发送.

TSB41BA3D 需要外接 49.152MHz 晶振来提供参考频率, 通过内部振荡器驱动锁相环倍频产生 393.216MHz 的参考频率. 同时, 49.152MHz 的时钟还

可以为链路层提供服务,对链路层和物理层控制器进行同步,并用用来对接收到的数据进行重同步。

为了灵活的与其他设备构建拓扑网络,IEEE1394 总线单节点提供 3 个端口。IEEE1394 总线数据的传输采用两对低电压差分信号 TPA+/-和 TPB+/-实现,每个物理接口都需要进行端接和阻抗匹配。同时,采用变压器 TM1062TX3DUA 实现 3 路总线端口耦合,对物理层电路进行保护和隔离。

5 软件设计

数据传输单元软件架构包括两部分:地面支持软件和传输处理软件。图 4 为数据传输单元软件架构。

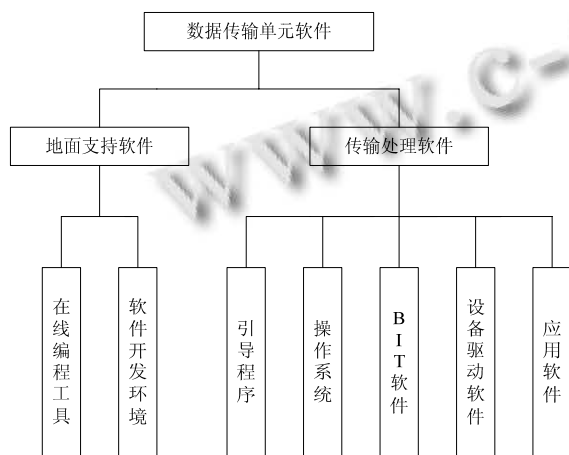


图 4 数据传输单元软件架构

5.1 地面支持软件

地面支持软件包括在线编程工具和 Tornado 集成开发环境,这些软件均安装在软件开发设备中,完成软件的编辑、编译、连接、加载、调试和固化等工作,并通过集成的调试工具对数据传输单元的软硬件状态进行监控。

5.2 传输处理软件

传输处理软件包括引导程序、操作系统、BIT 软件、设备驱动软件和应用软件。引导程序负责系统上电后硬件资源的初始化和工作状态控制;操作系统采用 WindRiver 公司的嵌入式实时多任务操作系统 VxWorks 5.5,按照功能需求对 VxWorks 5.5 的内核进行剪裁。BIT 软件包括上电 BIT、周期 BIT 和维护 BIT。应用软件根据系统功能需求,负责完成周期任务调度、数据收发、数据解析、周期性自检和故障检测功能。

5.3 IEEE 总线接口驱动软件

数据传输单元的设备驱动软件包括 FLASH 读写驱动、调试串口驱动、调试网口驱动和 IEEE1394 总线接口驱动。IEEE1394 总线接口驱动软件采用模块化设计,实现三类不同的功能,分别为设备管理、通信管理和中断处理。

设备管理负责 IEEE1394 总线接口的基本操作,包括设备打开、关闭、复位总线、强制根节点、禁止设备端口、查看端口状态、注册回调例程、注销回调例程、上电 BIT、周期 BIT 和维护 BIT 等功能接口,实现对设备的基本控制和测试功能。通信管理负责 IEEE1394 总线数据包的通信控制功能,实现异步流传输、等时传输和异步传输服务功能,这三种传输服务均可单独提供给应用软件,也可以根据功能需求组合后提供给应用软件。中断处理功能开放给应用软件,在设备管理和通信管理中实现。

6 设计实现

下行数据传输设备的设计目的就是根据地面测控站的操作指令,实时高效的将任务载荷数据可靠地传回地面,在地面回放设备中进行显示。为了验证数据传输单元设计的正确性、有效性和先进性,选用了两种相同设计架构的数据传输单元 A、B,从处理性能和数据传输速率两个方面来验证。数据传输单元 A 基于 MPC8245 处理器和 IEEE1394 总线,数据传输单元 B 基于 MPC8270 处理器和 IEEE1394 总线,两种 PowerPC 处理器主频均采用三级降额, MPC8245 主频配置为 266MHz, MPC8270 主频配置为 400MHz。

6.1 处理性能测试

处理性能测试中,以某 PowerPC 处理器性能测试软件的测试数据为依据,分别从处理器内核运算速度、典型数字信号处理速度、实时性、内存带宽、调试接口速度和功耗等方面,对两种数据传输单元进行比较。

6.2 数据传输测试

数据传输测试中,采用两路 IEEE1394 总线环绕测试的方法, IEEE1394 总线传输速率配置为 400Mbit/s,测试数据包大小定义为 2KByte,传输 4096 个数据包,共 8MByte 的数据。图 5 为传输测试数据流示意图。

6.3 验证结果

两种数据传输单元的处理性能测试和数据传输测试结果如表 1 所示。

表 1 两种数据传输单元测试结果比较

		数据传输单元 A	数据传输单元 B
CPU	Dhrystone rating	135.51 MIPS	210.80 MIPS
	Whetstone rating	111.11 MIPS	166.67 MIPS
	FLOPS rating	43.63 MFLOPS	65.74 MFLOPS
DSP	Convolution speed	19.80 MFLOPS	24.75 MFLOPS
	Fast fourier transform speed	26.88 MFLOPS	43.80 MFLOPS
	Recursive filtering speed	26.08 MFLOPS	40.75 MFLOPS
	Sinc interpolation speed	10.98 MFLOPS	17.04 MFLOPS
Realtime	Preemption task switch time	0.67 us	0.23 us
	Without preemption task switch time	3.48 us	2.49 us
Memory	Average memory bandwidth	46.99 MByte/s	147.95 MByte/s
	Measured total average memory Latency	284.80 ns	180.60 ns
	Measured including the L1 cache average memory latency	247.00 ns	155.60 ns
IO	Serial IO transport speed	97087.38 bit/s	97560.98 bit/s
	Network transport speed	13.25 Mbit/s	57.575 Mbit/s
Power	Power dissipation	MPC8245: 2.70 W	MPC8270: 2.10 W
IEEE1394	单路总线发送速率(编号 1)	21MByte/s	26MByte/s
	单路总线接收速率(编号 2)	25MByte/s	29MByte/s
	双路总线环绕速率(编号 3)	13MByte/s	16MByte/s

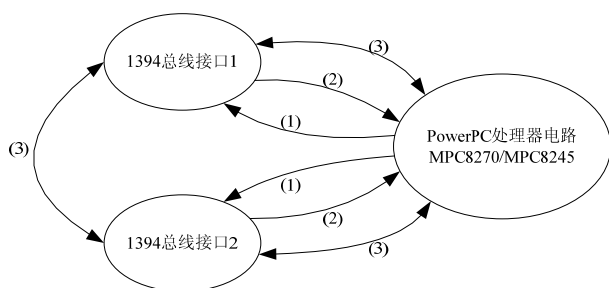


图 5 传输测试数据流示意图

从上述测试结果可以看出,相对于数据传输单元 A,数据传输单元 B 采用了高性能的 MPC8270 处理器,在相同降额等级的情况下,在处理速度、运算速度、实时性、内存带宽、以太网效率等方面均有非常大的提升,而处理器的功耗却降低了约 20%。同时,处理器性能的提升直接导致 IEEE1394 总线发送、接收和环绕速率提高了约 20%。验证结果表明,数据传输单元 B 的设计正确、有效、先进,可以满足无人机下行数据传输设备的应用需求。

7 结语

针对无人机数据链对下行数据传输设备的设计需求,本文创新的设计了高速数据传输单元的软硬件架

构。数据传输单元基于 PowerPC 处理器和 IEEE1394 总线,采用模块化的设计思想,提高了以往数据传输设备的传输性能和可靠性,降低了设计复杂度和成本。实现结果表明,该数据传输单元在无人机数据链系统中具有广泛的应用前景。

参考文献

- 王大勇,李悦霖.高空长航时无人侦察机关键技术.飞航导弹,2009,(11):31-35.
- 周城,田昕,王鹏.基于 TMS320C6455 的高速数据传输系统设计.计算机与数字工程,2013,(5):854-857.
- 朱耀麟,马慧铭.USB3.0 超高速多串口传输系统的设计.电子技术应用,2013,39(9):129-131.
- 雷雨,任国强,孙健,徐永刚,黄辉.基于 PCIE 的高速光纤图像实时采集系统设计.电子技术应用,2013,39(10):136-142.
- 周建军,王智.无人侦察机光电载荷发展研究.电视技术,2011,35(21):141-144.
- Freescale Semiconductor Inc. MPC8280 PowerQUICCII Family Reference Manual. <http://www.freescale.com>, 2007.
- Texas Instrument. TSB82AA2B 1394b OHCI-Lynx Controller. <http://www.ti.com>, 2011.
- Texas Instrument. TSB41BA3D IEEE 1394b THREE-PORT CABLE TRANSCEIVER/ARBITER. <http://www.ti.com>, 2009.
- 刘宝明,苏培培,张鹏.基于 CPCI 总线的 IEEE1394 接口模块