

基于FPGA的扩频通信系统的研究及仿真^①

张福洪, 孙宁波, 戴绍港

(杭州电子科技大学 通信工程学院, 杭州 310018)

摘要: 扩频通信, 被誉为是通信技术的一次重大突破, 其用来传输信息的射频带宽远大于信息本身, 极大的提高了抗干扰能力, 减小了功耗, 在现代通信中已经成为了关键的技术。给出了一种基于FPGA的QUARTUS 9.0环境中的数字通信模型的仿真, 着重解决了扩频通信系统的调制器的设计实现, 并且仿真验证了其正确性, 该调制器具有通用性和实现的便捷性, 大大缩短了研发的进程。

关键词: 扩频通信; IP核; CPSK; 分频; VHDL; FPGA; NCO

FPGA-Based Spread Spectrum Communication System and its Simulation

ZHANG Fu-Hong, SUN Ning-Bo, DAI Shao-Gang

(School of Communications Engineering, Hangzhou Dianzi University, Hangzhou 310018, China)

Abstract: Spread spectrum communication is known as a great breakthrough in communications technology. The RF bandwidth used to transmit information is much wider than the information itself. Spread spectrum communication improves the anti-interference ability greatly, reduces power consumption and has become the key technology in modern communication. This paper presents a FPGA-based simulation for digital communication model in QUARTUS 9.0 environment, lays emphasis on designing and implementing the modulator of spread spectrum communication system and verifies the correctness of the modulator by simulation. The modulator is of universality and easy to realize, greatly reducing the development process.

Keywords: spread spectrum communication; IP core; CPSK; frequency division; VHDL; FPGA; NCO

1 引言

扩展频谱通信技术是一种信息传输方式, 又称为扩频通信(spread spectrum communication)^[1]。它是指待传输信息信号的频谱用某个特定的扩频函数(与待传输的信号无关)扩展频谱后成为宽频带信号, 然后送入到信道中传输; 在接收端再利用相应的技术手段将扩展了的频谱进行压缩, 恢复成原来待传输信息信号的带宽, 从而达到传输信息目的的通信系统。也就是说, 要传输同样的信息信号, 扩频系统所需要的带宽要远远大于常规的通信系统中各种调制方式所要求的带宽。扩展频谱后传输信号的带宽至少是信息信号带宽的几百倍甚至几万倍^[2]。扩频通信系统的出现, 被誉为是通信技术的一次重大突破。与常规的窄带通信相比, 扩频通信有较强的抗干扰和多径衰落的能力, 保

密性好, 功率谱密度低, 隐蔽性好的, 截获率较低, 可多址复用等优点^[3]。

本文先介绍了扩频通信的原理, 并给出其数学模型; 然后, 根据扩频通信典型的数字通信系统模型, 设计给出了调制信号、多频率载波信号的生成及扩频通信系统的实现, 并分析了系统中各个模块的功能, 给出各模块的仿真结果; 最后, 综合各个模块, 实现了扩频信号的调制, 并给出其调制后的功能和时序仿真结果, 以验证其正确性。

2 扩频通信原理

2.1 扩频通信的理论模型

所谓扩频通信是指用来传输信息的射频带宽远大于信息本身带宽的一种通信方式, 具有很强的抗干扰

① 收稿时间:2010-09-06;收到修改稿时间:2010-12-18

能力。扩频通信的理论基础来自于最著名的香农定理 (Shannon)^[4]:

$$C = W \log_2(1 + S/N) \text{ bit/sec} \quad (1)$$

式中, C---信道容量(用传输速率度量), W---信号频带宽度, S---信号功率, N---白噪声功率。

若白噪声的功率谱密度为 n_0 , 信号频带宽度为 B, 噪声的功率为 $N = n_0B$, 则信道容量 C 可表示为:

$$C = B \log_2(1 + \frac{S}{n_0B}) \text{ bit/sec} \quad (2)$$

由式(2)可以看出, B, n_0 , S 确定后, 信道容量 C 就确定了。由 Shannon 第二定理知^[5], 若信源的速率小于或等于信道容量 C, 通过编码, 信源的信息能以任意小的差错概率通过信道传输。为使信源产生的信息以尽可能高的信息速率通过信道, 提高信道容量是人们希望的。

由 Shannon 定理可以看出:

1) 要增加系统的信息传输速率, 则要求增加信道容量, 增加信道容量的方法可以通过增加传输信号带宽 B, 或增加信噪比 S/N 来实现。由式(2)可知, B 与 C 成正比, 而 C 与 S/N 呈对数关系, 因此, 增加 B 比增加 S/N 更有效。

2) 信道容量 C 为常数时, 带宽 B 与信噪比 S/N 可以互换, 即可以通过增加带宽 B 来降低系统对信噪比 S/N 的要求, 也可以通过增加信号功率, 降低信号带宽。

3) 当 B 增加到一定程度后, 信道容量 C 不可能无限的增加。由式(2)可知, 信道容量 C 与信号带宽成正比, 增加 B 势必会增加 C, 但当 B 增加到一定程度后, C 增加缓慢。考虑到极限情况, 令 $B \rightarrow \infty$, 我们来看 C 的极限值。对于式(2)两边取极限, 有:

$$\lim_{B \rightarrow \infty} C = 1.44 \frac{S}{n_0}$$

由此可见, 在信号功率 S 和噪声功率谱密度 n_0 一定时, 信道容量 C 是有限的。

在扩频通信中, 用扩频函数将待传输信息信号的频谱扩展成为宽频带信号, 要传输同样的信息信号, 扩频系统所需要的带宽要远远大于常规的通信系统中各种调制方式所要求的带宽, 扩展频谱后传输信号的带宽至少是信息信号带宽的几百倍甚至几万倍。因此, 与常规的窄带通信相比, 使得扩频通信有较强的抗干扰和多径衰落等优点。

2.2 扩频通信系统的数学模型

图 1 为扩频通信系统的数学模型, 扩频系统可以认为是扩频和解扩的变换对^[6]。要传输的信号经过 $s(t)$ 经过扩频变换, 将频带较窄的信号 $s(t)$ 扩展到一很宽的频带 B 上去, 发射的信号为 $S_s[s(t)]$ 。扩频信号通过信道后, 叠加后噪声 $n(t)$ 和干扰信号 $J(t)$, 送入解扩器的输入端。对于解扩器而言, 其解扩过程正好是扩频过程的逆过程, 从而有: 对信号 $S_s^{-1}[\cdot]$ 的处理, 还原出 $s(t)$, 即 $S_s^{-1}\{S_s[s(t)]\} = s(t)$, 而对于噪声 $n(t)$ 和干扰信号 $J(t)$, 有 $S_s^{-1}[n(t)] = S_s[n(t)]$ 和 $S_s^{-1}[J(t)] = S_s[J(t)]$, 即将 $n(t)$ 和 $J(t)$ 扩展。这样, 在 $s(t)$ 的频带 $[f_a, f_b]$, $s(t)$ 可以全部通过, 而 $S_s[n(t)]$ 和 $S_s[J(t)]$ 只有当其功率在 $[f_a, f_b]$ 内时才能通过。 $[f_a, f_b]$ 相对于 B 来讲要小的多, 所以, 噪声干扰得到很大程度的抑制, 提高了系统的输出信噪比。

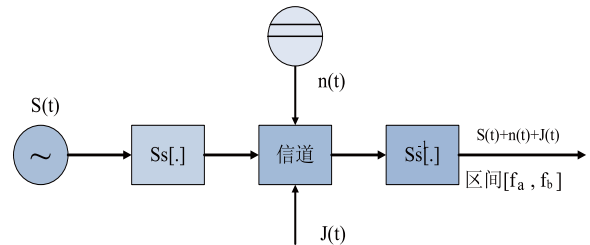


图 1 扩频通信系统的数学模型

3 数字通信系统及其设计

3.1 数字通信系统框图

图 2 是一个数字通信框图, 在大多数的通信系统中, 都包括如下的标准^[7,8]: 1)信源, 包括信源编码器。2)数据解调器。3)功率放大(如果是无线传播信道则包括天线)。4)接收机前端(如果是无线传播信道则包括接收机)。5)定时和同步。6)数据解调器。7)信宿, 包括信源解码器。

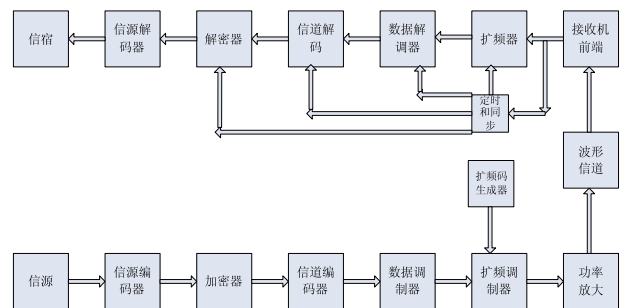


图 2 典型的数字通信系统框图

不是在每一个通信系统中都存在的“非标准”部

件有：1)加密器。2)信道解码器。3)扩频调制器。4)解扩器。5)信道解码器。6)解密器。

在上述 6 个非标准部件中，2)-5)是扩频通信系统中的标准部件。很明显，为了实现扩频，扩频调制器和解扩器是必需的。不太容易看出来的是，为了使恢复的性能不低于智能干扰机，在扩频系统中信道编码和信道解码功能(暗指带有附加的交织和解交织)也是必需的。

3.2 对传统扩频系统设计方法的改进

正如图 2 所示，在传统扩频系统中我们需要用到扩频码生成器，在跳频系统中更会用到专用的 DDS，这不仅增大电路的复杂度，更为关键的是其时序不易控制。相反的，本文的设计方法则是完全在 FPGA 内部实现，利用 FPGA 内部资源，如 IP 核 (NCO) 实现了正弦、余弦载波的输出，通过分频器对整个系统时钟的分频，实现了不同频率的跳频信号。这样减少了不必要的外围电路，降低了电路设计的复杂性，其功能与时序可以通过多种方法对其验证，如内部自带的时序与功能仿真工具，也可以结合 signal Tap II 对其内部逻辑进行分析，相对于传统的测试方式，显得更为高效。当然本文的设计也有其不足之处，如以本文仿真用的硬件平台为例，其硬件平台为 cyclon II E2C35F48，其内部资源有限：如仅有 68412 个 les，150 个 16*16 的嵌入式处理器进行简单的 DSP 处理，嵌入式内存储器也仅有 1.1M，本文的设计其硬件开销巨大，如要进行其他的信号处理，如编解码等，资源就会紧张。另一方，本文设计的是针对慢跳系统，如果调频的速率达到几万跳，如现在在美国三军的 JTIDS 系统，其跳频可达上万跳，完全由硬件来完成跳频，若采用本文的软件设计，显然是无法实现。

3.3 系统的设计

根据图 2 的数字通信系统模型，我们给出其扩频调制部分的整体仿真如下^[9-11]：

在图 3 中，最终的跳频信号是由两路信号经过相乘器后最终获得的。其中，上路信号是原始数据信号经过 CPSK (Coherent Phase-Shift Keying) 调制后的调制信号，该信号作为相乘器固定频率的输入信号，随着输入端 data 值的不断变化而变化，图 4 给出了其具体实现过程，图 3 中的 signal_tiaozhi 模块是由图 4 产生的 symbol。下路信号是一个频率不断变化的正弦信号，并且根据已设定的采样时钟频率(100M)，我们确

定信号的频率为 8.33M, 16.67M, 25M, 33.33M, 41.66M 这样五个频率，以便在固定时间内产生整数个周期的载波信号，其具体的实现过程如图 5 所示，图 3 中的 part2 模块是由图 5 产生的 symbol。

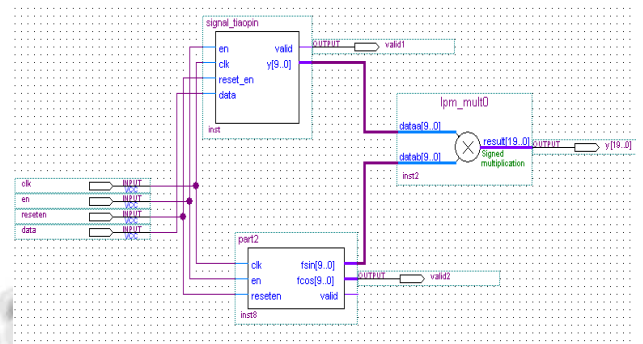


图 3 扩频通信系统

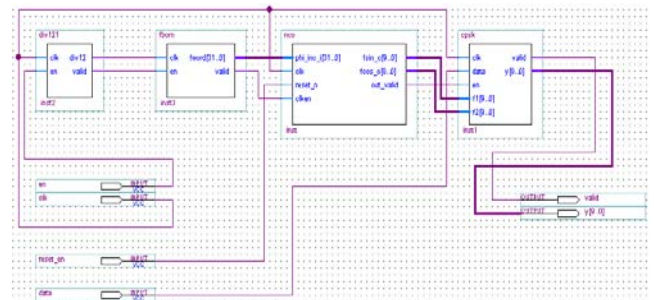


图 4 调制信号原理图

在图 4 中，同样的时钟经过分频后，最终输入到 CPSK 调制器中，这样在随着 data 端数据的不断的变化，数据会经过 CPSK 调制器进行调制，产生我们所需要的调制信号。

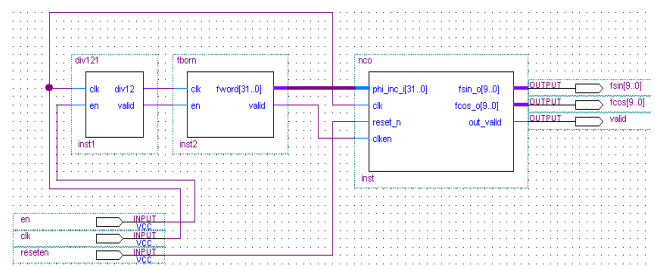


图 5 多频率载波信号的生成原理图

在图 5 中，经过 div12 的分频，产生的时钟信号来驱动 fborn 模块，以便产生所需要的频率字，当频率字确定时，输入到 NCO (Numerically Controlled Oscillator) 的 IP 核，从而产生我们需要的载波信号。

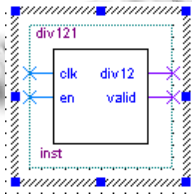
图中的 NCO 振荡器是 ALTERA 公司的提供的 IP 核，需要向 ALTERA 公司购买或者申请试用版，得到 IP 核后才能使用。当向 NCO 输入固定的频率字时，在输出端可输出特定频率的正弦或者余弦信号，在本文中我们利用其产生特定频率的信号。

3.4 分模块功能介绍及仿真结果

以下将分别介绍实现扩频通信系统(图 3)各个模块的功能^[12-14]及仿真结果，最后给出最终的仿真结果，以验证其正确性。

3.4.1 模块 div12

Div12 模块主要的功能就是对时钟进行 12 分频，由于在数据调制时，我们设定载波的频率要远大于数据速率，因此我们设定数据的长度为 12clk，以下是其模块图及仿真结果。



仿真结果如图 6 所示。

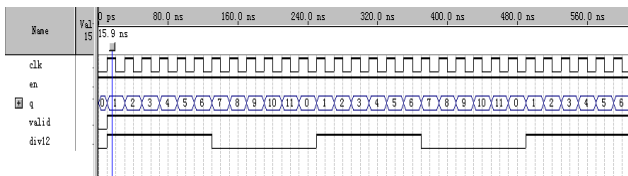
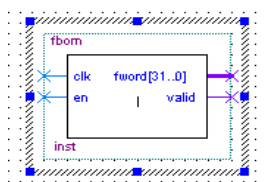


图 6 div12 模块仿真结果

通过上面的仿真图我们看到，当使能端始能时，q 路信号输出的是时钟的 12 分频信号，其同步指示端 valid 信号此刻也刚好与 q 端对齐，达到了我们对时钟 12 分频的要求。

3.4.2 fborm 模块

该模块主要是用于频率字的产生，在以下代码中，我们给出了 5 个频率字，即对应相应的频率，并且这 5 个频率字不断循环产生。



仿真结果如图 7 所示。

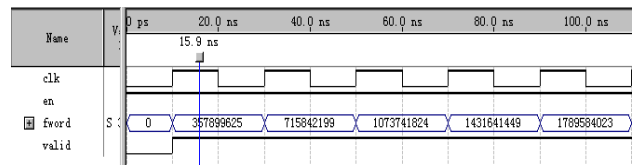
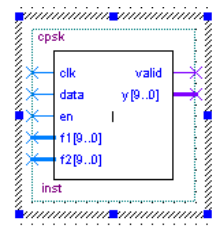


图 7 fborm 模块仿真结果

为了便于观察信号，分析仿真结果，以便能在固定的时间内能输出整数个周期信号，在此必须选择特定的频率字。由 NCO IP 核的原理我们知道，输出波形的频率分辨率为 $\Delta f = f_{min} = f_c / 2^n$ ，其中 f_c 为输入时钟的频率，n 为累加器的宽度（本文 n=10），输出频率为 $f_o = \Delta f * M$ ，M 为 fword，即输入的频率字，由此我们确定了上文的频率字以便产生我们所需的频率。

3.4.3 CPSK 调制器模块

该模块主要用于对数据的 CPSK 调制，当数据端数据进来时，经过调制器的调制输出调制信号。



4 系统级联的仿真

综合各个模块，我们得知系统是这样的：在时钟的驱动下，fborm 模块不断的产生频率字，然后输到 NCO，产生频率不断变换的载波信号。然后另外一路产生频率固定的调制信号，两路信号经过乘法器，实现扩频（跳频）信号的调制。

由上面的各个模块，我们将其级联，进行系统级的仿真。

对于图 4 调制信号的产生，其功能和时序仿真如图 8，9 所示。

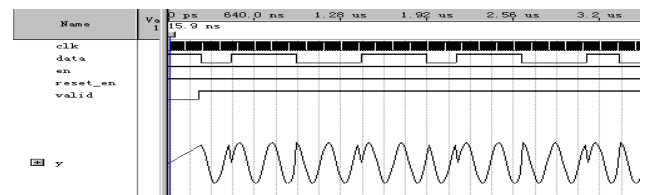


图 8 调制信号的功能仿真图

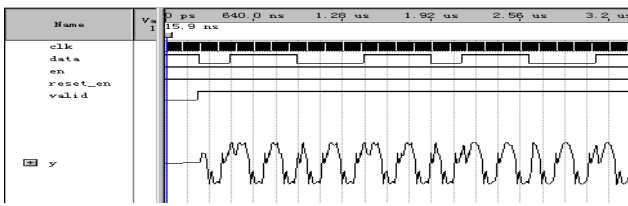


图 9 调制信号的时序仿真图

从上面的功能仿真图及时序仿真图可以看出，在时钟的上升沿，复位端非始能，使能端始能的状态下，我们在输入端不断的输入二进制信号(0 或 1)，由 CPSK 模块我们得知，当数据输入为 0 时，经过模块调制后其输出端为特定频率的余弦信号，当输入为 1 时，经过模块调制后其输出端输出的为特定频率的正弦信号。在功能仿真图中我们依次输入了“01100110...”，在输出端我们看到依次输出了余弦、正弦、正弦、余弦、余弦、正弦、正弦、余弦...信号，满足了我们预先的设计要求，在时延方面，除了在调用 NCO IP 核所需要的固定时延外，也基本上达到了我们的要求。

对于图 5 多频率载波信号的生成，其功能和时序仿真如图 10, 11 所示。

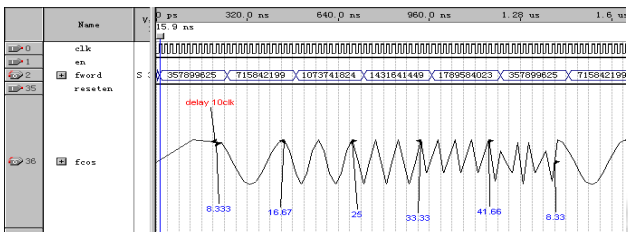


图 10 多频率载波信号的功能仿真

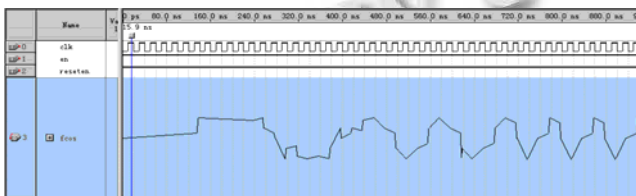


图 11 多频率载波信号的时序仿真

从上面的功能和时序仿真图可以看出，由于我们输入了特定的频率字(357899625, 715842199, 1073741824, 1431641449, 1789584023)我们依次得到了频率为 8.33M, 16.67M, 25M, 33.33M, 41.66M 的数据信号。在本文中我们的时钟频率为 100M, 即采样

频率为 100M, 因而在固定的时间间隔内, 我们看到不同频率的信号依次出现了一个, 两个, 三个, 四个, 五个周期, 与理论值(抽样定理)基本上相符, 达到了我们的设计要求。

对于图 3 扩频通信系统调制部分最终的仿真结果如图 12, 13 所示。

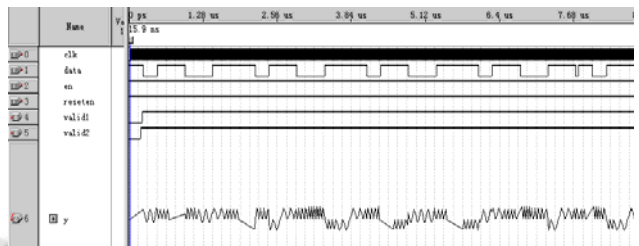


图 12 扩频通信系统调制功能仿真

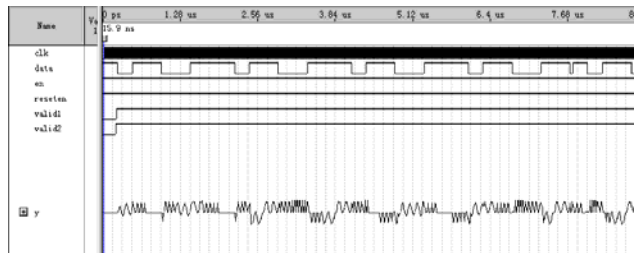


图 13 扩频通信系统调制时序仿真

从上面的功能和时序仿真图可以看出，当在时钟的上升沿，使能端始能，复位端非始能的状态下，我们在输入端输入信号，经过我们的跳频调制后，输出的信号频率的变得杂乱无序，没有一个固定的频率，我们可以预见，在跳频通信系统中当跳速极高时，即使被敌方人为的捕捉到其中一个频率通信信号，其下一个时刻也是不可能跟踪捕获的，只有己方在拥有跳频图案，并且与发端同步的情况下才能准确的解调信号，而跳频通信正是利用了这一点才使通信得以保障，我们的仿真恰好验证了这一点。

5 结论

本文给出了一种在 FPGA 上系统模拟仿真扩频(跳频)通信系统的方法，在 QUARTUS 9.0 环境下，利用 IP 核及 VHDL 硬件语言，给出了各个模块的具体实现，不仅包括代码，而且还包括功能和时序的仿真结果，真正的验证了跳频通信的正确性。

(下转第 59 页)

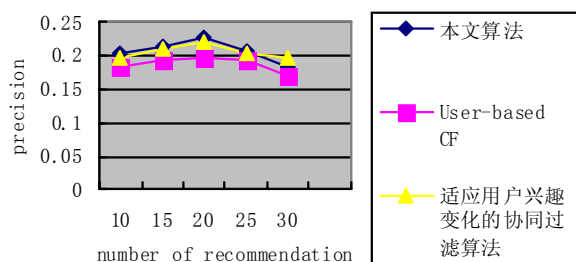


图 2 算法实验结果

从图 2 可以看出, 本文改进的协同过滤算法较传统协同过滤和适应用户兴趣的系统过滤算法有明显的推荐精度。实验还发现改进的算法的执行时间有较大的提高。改进的推荐方法不仅考虑了用户最近兴趣对推荐的影响, 着重是实际系统中用户兴趣的多样性的特征, 从而有力的提高了推荐精度。

5 结语

本文主要分析了传统协同过滤推荐算法的不足和实际用户兴趣的多样性的特点, 提出改进传统协同过滤算法的具体措施。文章采用真实日志数据进行仿真实验, 实验结果表明改进的算法在推荐效率和推荐精度上都有明显的优势。随着个性化推荐的发展, 对推荐算法在实时性和复杂度的要求将是以后推荐算法研究的重点。

(上接第 29 页)

参考文献

- 1 田日才. 扩频通信. 北京: 清华大学出版社, 2007.
- 2 Roger L, Peterson RE, Ziemer DE, et al. Introduction to Spread Spectrum Communications. 北京: 电子工业出版社, 2006.2-28.
- 3 曹志刚, 钱亚生. 现代通信原理. 北京: 清华大学出版社, 1992.
- 4 朱近康. CDMA 通信技术. 北京: 人民邮电出版社, 2001.
- 5 Ziemer RE, Peterson RL. Introduction to Digital Communication. Prentice Hall, Inc. 2001.
- 6 Shannon CE. A mathematical theory of communication. Bell System Technical Journal, 1948,(27):379-423,623-656.
- 7 Seay TS. Hopping Patterns for Bounded Mutual Interference Infrequency Hopping Multiple Access. Proc. of hte 1982 IEEE MILCOM Conference, Boston, Massachusetts.

参考文献

- 1 Goldberg D, Nichols D, Oki BM, Terry D. Using collaborative filtering to weave an information tapestry. Communications of ACM, 1992,35(12):61-70.
- 2 Sang YY, Liu PG, Li Y. A collaborative filtering algorithm fitting user interest evolution. Journal of the China Society for Scientific and Technical Information, 28(1):109-113.
- 3 Xing CX, Gao FR, Zhan SI, Zhou LZ. A collaborative filtering recommendation algorithm incorporated with user interest change. Journal of Computer Research and Development, 2007,44(2):296-301.
- 4 王茜, 王均波. 一种改进的协同过滤推荐算法. 计算机科学, 2010,37(6):226-227.
- 5 Sarwar B, Karypis G, Konstan J, Riedl J. Item-Based Collaborative Filtering Recommendation Algorithms. Proc. of the 10th International World Wide Web Conference, 2001: 285-295.
- 6 Konstan J, Miller B, Maltz D, et al. GroupLens: Applying collaborative filtering to usenet news. Communications of the ACM, 1997,40(30):77-87.
- 7 Resn Ick P, Var Ian HR. Recommender systems. Communications of ACM, 1997,40(30):5628.
- 8 Zeng C, Xing CX, Zhou LZ. Similarity measure and instance selection for collaborative filtering international. Journal of Electronic Commerce, 2004,4(8):115-129.
- 9 杨芳, 潘一飞, 李杰, 等. 一种改进的协同过滤推荐算法. 河北工业大学学报, 2010,39(3):82-87.

- 8 扬小牛, 楼才义. 软件无线电原理与应用. 北京: 电子工业出版社, 2001.
- 9 周润景, 图亚, 张丽敏. 基于 Quartus 的 FPGA/CPLD 数字系统设计实例. 北京: 电子工业出版社, 2007.40-96.
- 10 徐光辉, 程东旭, 黄如. 基于 FPGA 的嵌入式开发与应用. 北京: 电子工业出版社, 2006.916-84.
- 11 潘松, 黄继业. EDA 技术与 VHDL. 北京: 清华大学出版社, 2005.
- 12 李光军, 孟宪元. 可编程 ASIC 设计及应用. 北京: 电子科技大学出版社, 2000.
- 13 Ashenden PJ. VHDL 设计指南. 北京: 机械工业出版社, 2005.
- 14 黄智伟, 陈琼. FPGA 系统设计与实践. 北京: 电子工业出版社, 2005.294-329,85-122.