

DSP 技术与 计算机多媒体通信

中国矿业大学北京校区 刘云 孙继平 邓旭冉

本文简要地介绍了适合于当代多媒体通信的 DSP 结构及其特点,阐述了多媒体网络的发展对 DSP 提出的要求,并对目前国内用于多媒体通信的常用 DSP 芯片的特性作了介绍,同时给出了 DSP 在多媒体通信中的应用实例。

DSP(Digital Signal Processor)是数据信号处理理论与当代超大规模集成电路(VLSI)技术融合的结晶。自从 1982 年 TI 公司推出第一代 DSP 以来,随着 VLSI 技术的迅速发展,DSP 的性能价格比近年来大大提高,从而使很多数字信号处理算法得以实时并进而应用于实际系统。其结果是使基于 DSP 的数字信号处理技术日益广泛的应用于通信、语音、图像、仪器仪表等各个领域。因此 DSP 在推动当代信息处理数字化方面正在起着越来越大的作用。

1. DSP 的主要特点

传统上,微机控制器 MCU(单片机)与微处理器 MPU 是用于信号处理的两大分支,而 DSP 是 MCU 的一种特殊变形。但是从实质上讲,MPU 多半是 CISC,除了 DSP 之外的 MCU 也是 CISC(为了提高 MCU 的运算功能,已有将 DSP 集成到 MCU 中的产品)。而 DSP 是 RISC。和 MCU 和 MPU 相比,它在信号处理方面具有很多优势,具体表现在:(1)高度并行运算,DSP 内部操作采用时间上重叠的流水线结构(HARVARD 结构),大大提高了运算速度;(2)片内配置了一个或多个硬件乘法器和累加器,能在一个指令周期内完成乘、累加和变址运算;(3)按照数字信号处理的算法要求,设计了专用变址器和功能很强的专用指令;(4)片内配置了多种功能很强的外围器件和接口,例如:可编程定时器、高速串行接口、DMA 控制器等。因此用它来处理数字信号,特别是线性变换(快速傅立叶变换、希尔伯特变换、余弦变换等)、数字滤波(包括有限和无限冲激响应滤波等)、卷积运算等,其速度要比通用 PC 机快很多倍。

2. 多媒体网络要求及 DSP 结构

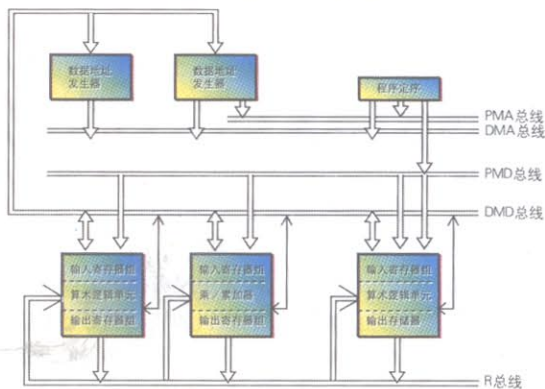
作为多媒体技术和通信技术相结合的多媒体网络技

术,它必须能处理、传输和存取多媒体信息,如声音、活动图像、数据文本、图形动画等,而且还要能通过网络以交互方式进行,而不仅仅是简单的单向、双向或广播传输,要能够真正实现多点之间、多种信息媒体之间的自由传输和交换,在大多数情况下,这些信息的交互要做到实时进行。其间必须将多媒体信息进行压缩和控制,不能对多媒体数据进行有效地压缩,就难以保证通信顺利进行。因此,面向多媒体网络的 DSP 的首要任务就是对信息的压缩处理,多媒体信息压缩技术的对象主要是图像、声音、和文本信息这三大类。同样,如果不能对各种媒体信息进行有效的控制,就难以保证各种媒体之间的相对关系。这里的控制主要是指在信号的输入、输出、通信接口、媒体同步和网络连接等方面的关系。

利用专用集成电路(ASIC)完成某项多媒体信号处理,在算法修改方面缺少灵活性。普通的 DSP 往往也难胜任多媒体信息处理的算法特点,因此能够有效的利用硬件资源的、具有高度信息处理能力的多媒体信号处理器必须具有特殊的结构方式,这样的信号处理器在结构的安排上应该基于并行机制和自适应原则。目前,努力体现在这方面的多媒体处理器具有以下典型结构:

(1)各功能单元的硬件实现。根据数字信号运算特点对 DSP 的功能要求,确定加速 DSP 数字信号处理速度的最重要的功能单元,如乘/累加单元(MAC)、地址产生单元(DAG)、程序定序等,对这些功能单元用硬件独立实现。DSP 典型结构如图 1 所示。

图 1 DSP 典型结构



(2)采用HARVARD结构。传统的处理器由于采用程序和数据共享一个存储区结构(即 Von-Neumann 结构),而使处理器的速度受总线速度的限制。在当今DSP中,大多数采用HARVARD结构,即将数据空间与程序空间分离开来,将数据总线(DMA、DMD总线)和程序总线(PMA、PMD总线)分离出来。从而可以结合其他的并行处理单元,实现在同一指令周期内将操作数据从程序存储器中取出并送到运算单元。

(3)适当采用流水线技术和并行处理技术。由于数字信号处理运算具有一定的规律性及数据寻址的复杂性,综合速度和硬件开销的关系,在各功能模块间适当采用流水线和并行处理控制技术是当今DSP在系统控制结构上的发展趋势。

(4)片内和片外存储器。由于芯片引脚数受到限制,片外存储器的存取往往不能采用HARVARD结构,因而限制了片外数据和程序存取的速度。因此当今DSP在片外存储器采用HARVARD结构和增加片内存储器的数量之间仍有待进一步商榷,可能主要由今后VLSI技术的发展来决定片内和片外存储器的数量和结构。

(5)接口。显然,DSP处理器的接口能力体现了DSP与外界进行数据交换的能力。特别是DSP面对的是当今多媒体信息处理的时代,对其接口性能提出了更高的要求。为此,现今的DSP在结构上一般提供一个乃至多个存储器直接存取(DMA)控制器,多处理器连接接口,串行接口等。

3. 目前用于多媒体通信的 DSP 芯片

(1)TMS320C80: C80是TI公司的第一代多媒体视频处理器,它由一个RISC主处理器(MP)和四个并行DSP处理器构成,这些处理器通过内部数据交换网络(Crossbar)与一个50kb的内部共享存储器相连接,片内还集成了一个双路视频控制器(VC)和一个控制片内/片外数据传输的传输控制器(TC),C80内部是一个多指令流多数据流(MIMD)的结构。

主处理器是一个32位RISC处理器,并包含一个32位IEEE-754浮点单元,完成硬件的浮点乘法运算。高度并行的乘、加、装载和存储指令命名浮点运算能力高达100Mflops。MP还负责整个芯片的主控任务,完成对各单元主要控制寄存器的管理与控制,程序启动与系统RESET等。在多任务程序执行时,由MP负责对各PP的任务分配。

每一个PP是一个先进的32位定点DSP,它的指令是64位宽度,每个指令由多个独立位段构成,每个位段指令是一个独立的操作,使每个PP在一个时钟周期里,可以执行10个并行操作。PP的核心是一个数据单元和两个地址单元,数据单元由ALU和乘法器(MPY)构成,是执行单元;两个独立的地址单元内嵌ALU进行地址更新操作。PP的另外一个特点是具有比特位端操作和字节管理的能力,ALU和MPY具有分裂的并行操作的能力,单周期内完成4像素加或两象素乘的操作,这是一般DSP所不具备的,这个能力使其特别适用于图形/图象处理。

C80片内的50kb SRAM被划分成许多小块,每个小块均有特定的用途,并映射到统一的地址空间,各存储块通过一个内部数据交换网络与处理器及TC相连接,进行局部或共享数据的传送。CN有高达1000条地址与数据线的互连,在一个单时钟周期里可以提供5个指令和10个并行数据存取能力,片内的数据传输速率高达4.2G/S,片内与片外的传送速率可达400M/S。由于强大的TC和片内的SRAM,C80外部存储器只需使用最通用的DRAM,减低了系统的成本。

(2)ADSP 21060/21062: 这是美国ADI公司推出的超级HARVARD结构计算机,是目前运算能力最强的浮点DSP芯片。它集成了工业最快的IEEE32位浮点ADSP 21020,除此之外,片内还有4M位双口SRAM、串行和并行通信口、主机接口、多处理器接口和一个智能DMA控制器。该芯片采用高速低功耗的CMOS工艺,指令周期只有25ns,工作在40MIPS的情况下,可获得120Mflops的峰值运算能力。表1列出其处理数字信号的能力。

表1 ADSP 21060/21082 数字信号处理能力

处理能力	时间	所用周期
1024点FFT	0.46ms	18221
FIR滤波(每一抽头)	25ns	1
FIR滤波(每一个二阶)	100ns	4
除法(Y/X)	150NS	6
平方根的倒数	225ns	9
DMA传输速率	240Mb/s	

注: FIR-有限冲激响应滤波器

IIR-无限冲激响应滤波器

(3)TMS320C6201: 这是TI公司最近推出的TMS320C6X系列中的第一个产品。它是32位高性能的定点处理器,峰值运算能力达到1600MIPS,该芯片采用256位的长指令结构,执行周期为5ns,每周期执行8条

32位的指令。它对应8个功能单元,分为A和B两组,每组包括4个功能单位,即执行数据寻址的D单元,执行乘法的M单元,执行算术逻辑和转换的S和L单元,还有一个16X32位的寄存器组。A和B之间有总线相连,可交互传输数据。系统按流水管线运行,如果8条指令不能同时执行,也可分为几个周期执行,除此之外,片内还有1M位的SRAM作为程序和数据存储器;一个32位外部存储器接口EMIF,支持同步和非同步、静态和动态等类型的存储器接口;一个16位的主机接口和两个DMA协处理器以便引导程序加载。

4. DSP在多媒体通信中的应用实例

(1)基于TMS320C6201的图像处理系统,如图2所示,图像采集单元主要负责图像信号的输入,应具有多路信号复用功能。对于模拟信号的输入还需要进行数字化和格式化。图像传输控制单元负责图像数据在系统中的流向,减少由于资源冲突而造成的瓶颈效应。像素处理单元用于图形加速。图像处理单元采用TMS320C6201,负责高速的数据处理和分析,其独立的存储器空间便于灵活地实现多模式功能。主机接口和主控单元完成与寄宿主机的通信以及系统的控制。除此之外系统还有辅助的扩展总线和显示单元,便于显示和在运算要求进一步提高时便于系统扩展。

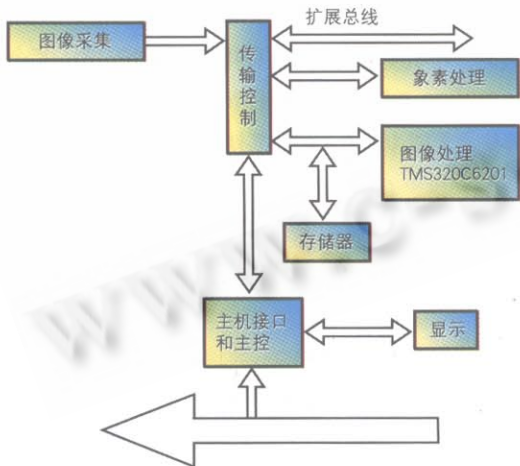


图2 基于TMS320C6201的图像处理系统

(2)基于ADSP的视听多媒体终端。用两片ADSP2181,一片ADSP21062以及一些相关外围芯片实现的视听多媒体终端的方案如图3所示。它实现了基于低比特率多媒体通信H.324建议,两片ADSP2181分别实现G.723.1语音编码和支持V.80同步V.34调制解调器,用

ADSP21062实现H.263象编解码,多媒体控制协议H.245和码流复用协议H.223。

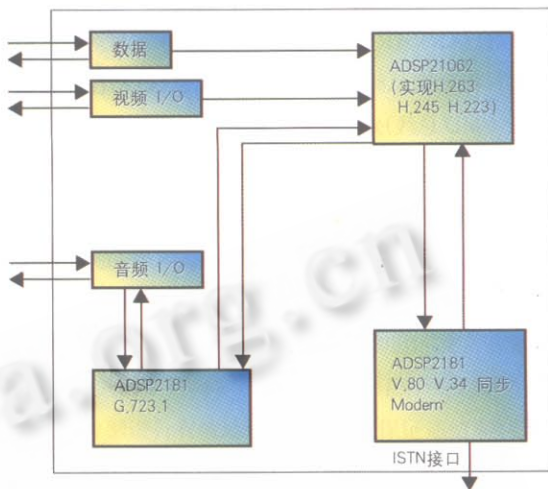


图3 ADSP21062远端控制器方案

ITU-T 1998年刚刚修订的基于低比特率的H.324系列建议是基于电话线的多媒体通信一个最新规程,目前在完全实现光纤到家(FTTH)和光纤到路边(FTTC)之前,利用普通电话线实现多媒体通信的技术具有很大的社会、经济效益。

5. 结束语

近年来,DSP芯片应用软件和系统的发展非常迅速。其市场驱动力主要是INTERNET、可视电话、会议电视、多媒体监控以及其他通信电子产品。也就是说,DSP产业的发展依赖于通信技术和通信市场。随着新的通信体制、传输方式和多媒体智能终端的迅速发展,其算法、标准和规程都需要在实践中不断发展、改进和优化。DSP编程的灵活性和不断增强的运算能力,又将使通信技术向更高层次迈进。■

参考文献

- 1 Texas Instruments, TMS320C80 Digital Signal Processor Data Sheet, 1996.
- 2 Texas Instruments, TMS320C6x Digital Signal Processor Data Sheet, 1996.
- 3 徐盛, TMS320C6201 数字信号处理器在图像处理中的应用 电子技术应用 1999年第1期
- 4 许伟, DSP应用的结构和发展方向 电子技术应用 1999年第3期
- 5 严枫, 基于TMS320C80视频系统中数据传输的硬件优化 电子技术应用 1999年第2期