

基于 ARM 和扩频技术的架线电机车载波电话设计^①

李文江¹, 王国震¹, 闫孝姮¹, 史旭鹏²

¹ (辽宁工程技术大学 电气与控制工程学院, 葫芦岛 125105)

² (辽河油田物资公司, 盘锦 124010)

摘要: 针对广泛用于生产过程中机车调度的模拟载波电话实际通话噪声大、严重影响调度效果的问题, 提出了以抗干扰著称的扩频技术为基础的井下架线电机车语音通信系统。并将 ARM 控制技术和扩频相结合, 给出了语音通信模块设计、主控制模块中扩展存储器设计、扩频处理模块、CPLD 模块等硬件组成及结构; 系统软件设计采用面向对象程序。实践表明, 在达到系统高实时性要求的同时, 实现了高清晰度。

关键词: 语音通信; 扩频; ARM 控制技术; Stel-2000A

Design of Trolley Wire Haulage Motor Communication System Based on ARM and Spread Spectrum

LI Wen-Jiang¹, WANG Guo-Zhen¹, YAN Xiao-Heng¹, SHI Xu-Peng²

¹ (Department of Electrical and Control Engineering, Liaoning Technical University, Huludao 125000, China)

² (Liaohe oilfield supplies company, Panjin 124010, China)

Abstract: Be aimed at the problem of analogy carried telephone which used in production process has large real-time calling noise, effecting managing effect, suggests that motor vehicles-line communication system based on spread spectrum famous as anti-interference. It uses ARM and spread spectrum together and gives hardware of pronunciation communication module, extended memory of main control module, spread spectrum treating module, CPLD module and so on. The design of software uses object-oriented Programming. Practice shows that the system reaches the high real-time requirements while achieving high clarity.

Keywords: pronunciation communication; spread spectrum; ARM control technology; Stel-2000A

1 前言

煤矿架线电机车载波电话 80 年代开始推广使用, 并将其作为矿井标准化的一项重要内容, 应用非常广泛。为改善电机车之间的通讯联络、调度指挥状况, 提高运输效率发挥了重要作用, 如阜新无线电厂生产的 ZDD-19D 型单工载波电话^[1]。但实际应用中, 模拟电路载波电话信噪比太低, 噪音之大, 令人刺耳难忍; 而且, 可懂度很低, 音质极差, 除长期操作载彼电话的人能听懂对方讲话外, 其他人很难听懂, 从而制约了井下生产的科学化、自动化管理水平。90 年代末本世纪初, 载波电话逐渐向数字方向发展, 因数字通信与模拟通信相比最大的优点是抗干扰能力强。但由于电力线信道的各种干扰较多较强, 抗噪效果不尽如人

意。扩频通讯相对于窄带通讯而言具有一定技术上的优势, 主要表现在抗干扰方面。由于它抗干扰性强, 又不用铺设通讯电缆, 很适合于采油、矿井、生产车间等干扰严重的数据传输场合。鉴于此, 将扩频通信技术、ARM 技术应用于电机车的通讯, 设计出抗干扰能力极强的语音载波通讯系统。

2 扩频通信的理论模型

扩频通讯的理论基础是香农定理:

$$C = \omega \log_2^{(1+S/N)}$$

在高斯信道中的传输系统在信噪比 S/N 下降时, 可用增加系统传输带宽来保持信道容量 C 不变^[2]。扩频通信是在发送端输入的信息先经信息调制形成数字信

① 收稿时间:2010-04-26;收到修改稿时间:2010-06-04

号，然后由扩频码发生器产生的扩频码序列去调制数字信号以展宽信号的频谱。展宽后的信号再调制到射频发送出去。将接收端收到的宽带射频信号，变频至中频，然后由本地产生的与发端相同的扩频码序列进行相关解扩。再经信息解调、恢复成原始信息输出^[3]。扩频通信的模型如图 1。

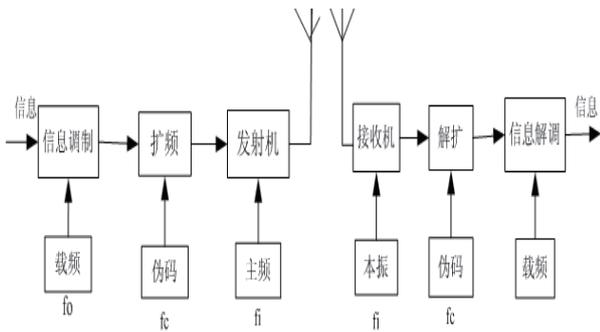


图 1 扩频通信工作原理

3 系统的组成及工作原理

本文实现的架线电机车数字扩频通信系统是双工的，优于以往单工的模拟载波电话。发送通道实现语音的录入、扩频和 QPSK 调制发送，接收通道实现语音的 QPSK 解调接收、分如图 2 主要由语音编解码模块、ARM 微处理器系统控制解扩和播放^[4]。整个系统由硬件和软件两部分组成。硬件部和管理模块、扩频处理模块以及 CPLD 模块外围电路等模块组成：软件部分主要由系统启动加载程序、系统主程序、Stel-2000A 内部寄存器设置等部分组成。系统主程序主要完成芯片的初始化、接口的配置、语音数据流控制和中断处理等工作，寄存器的设置是将系统设计参数写入扩频芯片的过。

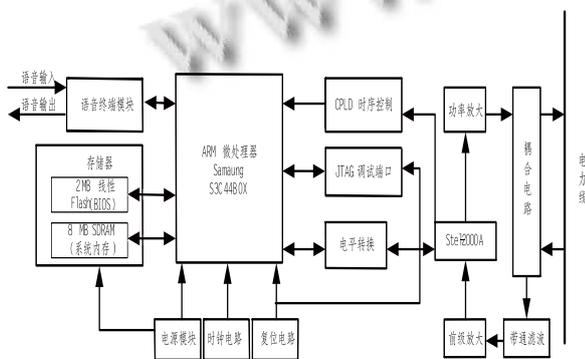


图 2 架线电机车扩频语音通信系统组成框图

3.1 语音终端模块设计

语音终端模块实现的功能是：语音的录入，A/D 和 D/A 转换，语音编解码，语音的播放。本文采用的数字音频接口模块由 S3C44BOX 内置的 IIS 音频总线控制器和 UDA1341TS 音频编解码器(CODEC)组成^[5]。它们通过 S3C44BOX 的多功能 I/O 引脚相连，并通过 L3 接口交换控制信息，如音量控制信息等。采用的 IIS 总线是由 Philips 公司制定的一种数字音频设备之间的串行音频数据传输总线标准。S3C44BOX 和 UDA1341TS 音频编解码芯片连接组成的语音通信模块示意图如图 3 所示。

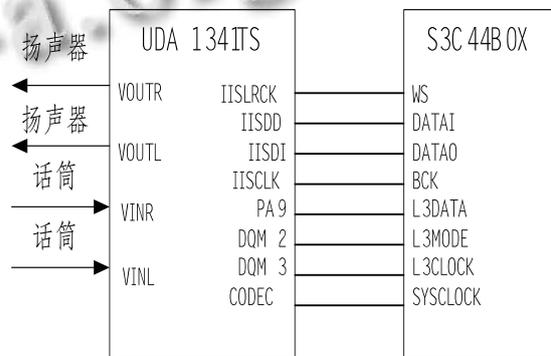


图 3 S3C44BOX 和 UDA1341TS 连接图

该芯片工作于微控制器输入模式时，微处理器通过 L3 总线对 UDA1341TS 中的数字音频处理参数和系统控制参数进行配置。处理器 S3 C44BOX 中没有 L3 总线专用接口，因此必须用通用 I/O 口进行连接，本系统将 PA9 配置为 L3 DATA 信号输入，PB5,PB4 分别配置 L3 CLK 和 L3MODE ,PB8 配置为外部编解码时钟 CODEC。要想正确地配置硬件以完成正确的功能，S3C44BOX 提供的 5 根 IIS 信号线 IISDI, IISDO, IISLRCK, IISCLK 及 CODEC 必须和 UDA1341TS 提供的 IIS 信号线 DATAO, DATAI, WS, BCK 及 SYSCLOCK 对应连接。

3.2 主控模块的设计

主控模块是硬件设计的核心部分，整个模块围绕主控芯片设计。主要包括电源、时钟、复位，扩展存储器，JTAG 接口调试等电路设计。电路板的调试本文使用了深圳优化科技的 FS44BOX 开发板方便调度系统的开发。利用开发板上的+9V 直流电源向收发机电路板提供+5V 和 3.3V 直流电源；利用板上 2MB

FLASH 和 8MB SDRAM 存放程序与数据；利用 10M 的以太网口和简易的 JTAG 调试器实现程序的烧写和调试，串口用来传送一些数据信息。

3.2.1 扩展存储器设计

(1) 本设计中采用一片 SST39VF160 构建 16 位的 Flash 存储器系统，其存储容量为 2MB。Flash 存储器在系统中通常用于存放程序代码，系统上电或复位后从此获取指令并开始执行，因此，应将存有程序代码的 Flash 存储器配置到 ROM/SRAM Bank0，即将 S3C44B0X 的 nGCS0 接至 SST39VF160 的 CE 端。对应的地址范围是:0x0000,0000~0x001f,ffff。地址总线 A[19:0]与 S3C44B0X 的地址总线 ADDR[20:1]相连，16 位数据总线 DQ[15:0]与 S3C44B0X 的低 16 位数据总线 DATA[15:0]相连，电路按 16 位访问模式连接。

(2) SDRAM 存储器设计

本系统根据系统采用 8M 字节的是 HY57V651620B，其为 3.3V 供电、4MB 存储容量、时钟频率为 143 Mhz，可完全满足系统要求。其主要用于设置程序堆栈和存放各种变量，以及操作系统和程序的运行空间^[6]。本设计采用一片 16 位数据宽度的 SDRAM 存储器，将其映射到 S3C44B0x 的 BANK6，地址从即对应的地址范围是：0x0c00,0000 ~ 0x0c7f,ffff。HY57V651620B 的 A[11:0]连接 S3C44B0X 的地址总线 ADDR[12:1]；HY57V651620B 的 BA1, BAO 连接 S3C44B0X 的地址总线 ADDR[21:23]；HY57V651620B 的 DQ[15:0]连接 S3C44B0X 的数据总线的低 16 位 DATA[15:0]；

3.3 扩频处理模块设计

在发送端，扩频芯片在本系统中主要完成对数据信息的差分编码、扩频和调制，而在接收端，主要完成对 A/D 转换器输入的信号进行解扩、解调与差分译码。本次设计中选择以美国 Stanford Telecom 公司研制的单片全数字扩频处理器 Stel-2000A 为核心，并配合以部分外围电路来实现直序扩频通信系统的基带部分。

3.3.1 扩频处理模块电路

Stel-2000A 的发射部分包括发射时钟发生器、差分编码器、发射端 PN 码发生器、BPSK/QPSK 调制器、频率控制字寄存器和压控振荡器(NCO)；接收部分包括下变频器、接收端 PN 码发生器、数字匹配滤波器、

功率检测器、符号跟踪处理器、差分解调器、鉴频器和环路滤波器。

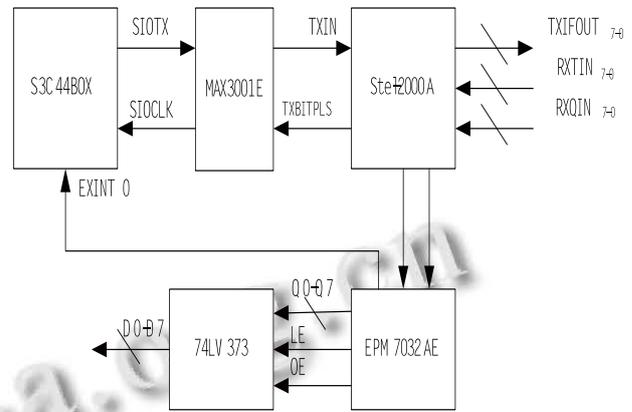


图 4 扩频处理模块示意图

如图 4 所示，因为 S3C44B0X 工作电压通常是 3.3 V，而 Stel-2000A 工作电压通常是 5V，所以采用了多个 MAXIM 公司的双向 8 通道电平转换芯片 MAX3001E 来连接这两个芯片，实现它们之间的逻辑电平转换。MAX3001E 的数据传送速率高达 4Mbps。在通过接口控制单元向 Stel-2000A 读写数据时，为了确保数据的稳定，采用 74LV373 锁存器对要读写的数据先进行锁存，然后才完成数据的读写。Stel-2000A 芯片电路如图 5 所示。

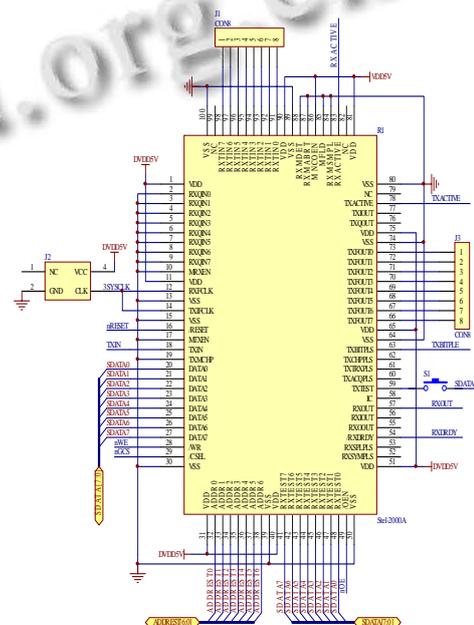


图 5 Stel-2000A 芯片电路

3.3.2 CPLD 电路

CPLD 电路实现的功能是：将 Ste1-2000A RXOUT 引脚得到解扩和解调的串行语音数据信号送入到 CPLD 的 8 位同步移位寄存器；CPLD 每得到一个 8 位语音数据就将该数据锁存并产生一个外部中断，通知 S3C44BOX 将这 8 位语音数据读走。该部分电路采用 ALTERA 公司生产的 MAX7000 系列 CPLD，是基于 ALTERA 第二代 MAX 架构的高密度高性能器件。CPLD 是一种复杂的用户可编程逻辑器件，可用于各种数字逻辑系统的设计，由于采用连续连接结构，易于预测延时，从而使电路仿真更加准确。

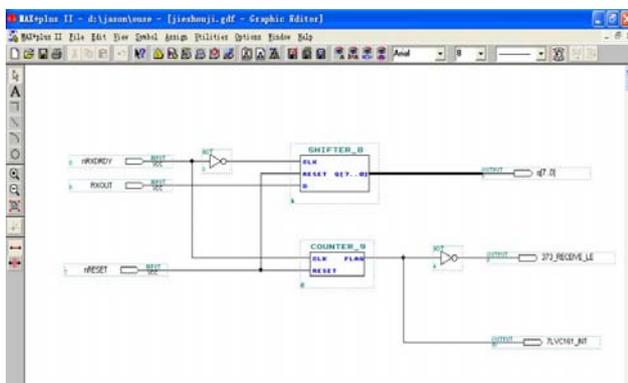


图 6 EPM7032AE 的电路设计

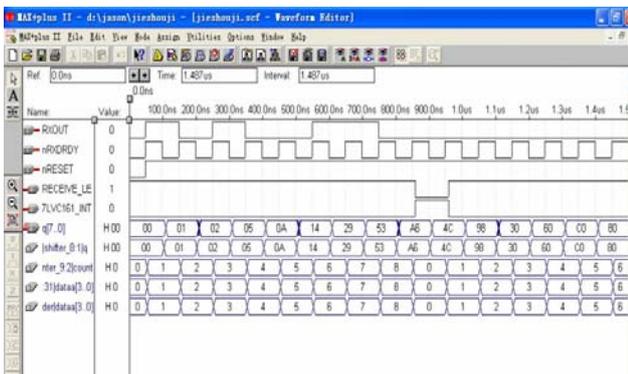


图 7 SHIFTER_8 和 COUNTER_9 模块的时序仿真图

在图 6 中，组合逻辑电路产生系统中其他电路的控制信号：SHIFTER_8 和 COUNTER_9 这两个时序模块分别实现了一个 8 位同步移位寄存器和一个 9 位同步计数器，输入信号 nRXDRDY 和 RXOUT 均来自 Ste1-2000A 接收输出端的数据准备好定时信号和输出数据信号。由于 Ste1-2000A 被设置为工作在突发模式下，为了方便数据的处理，本文设置突

发块的长度为 8 个符号/帧。由于 Ste1-2000A 每发送一突发块前都会自动发送一前缀符号，这样在接收端 RXOUT 引脚接收到的第一个数据符号是无效的：因此，本文配合使用 9 位的计数器和 8 位的移位寄存器，即每移位 9 次就可以得到我们需要的真正的 8 位语音数据，在 RXOUT 引脚最先得到的前缀符号被移出了。SHIFTER_8 和 COUNTER_9 模块在 MAX+PLUS II 下的时序仿真图 7 所示。

在通过接口控制单元向 STEL-2000A 读写数据时，为了确保数据的稳定，采用 74LV373 锁存器对要读写的数据先进行锁存，然后才完成数据的读写。本文设计 SHIFTER_8 响应时钟 nRXDRDY 的下降沿，COUNTER_9 响应 nRXDRDY 的上升沿。这样从图 3-18 可以看出，在 SHIFTER 8 已经得到平稳的 8 位语音数据 q[7..0]之后的半个 nRXDRDY 时钟周期时刻，COUNTER_9 记满 9 次，此时输出信号 373_RECEIVE_LE 才向下跳变为低电平锁存语音数据，并且此时输出信号 74LVC161_INT 向上跳变为高电平信号触发 S3C44BOX 的一个外部中断。在这个外部中断处理程序中，打开锁存器的输出使能信号将得到的 8 位语音数据读到 SDRAM 事先分配好的数据区中。

4 系统主程序和中断程序

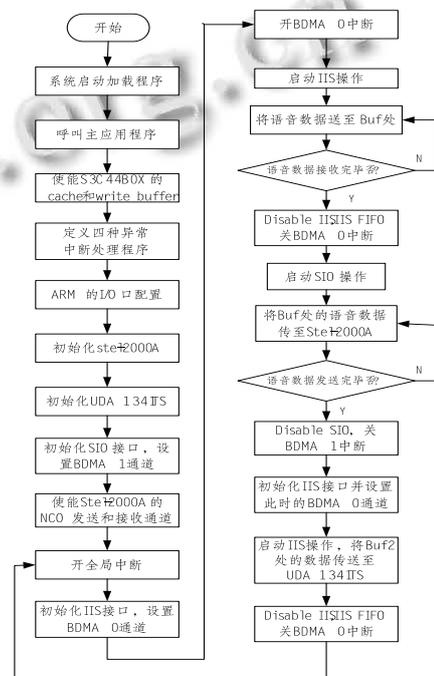


图 8 系统主程序流程图

系统的主程序主要完成芯片的初始化、接口的配置、语音数据流控制和中断处理等工作,使得收发机系统在 ARM 微处理器的控制下能有效地完成语音的送入、发送、接收和播放全过程,主程序流程如图 8 所示。

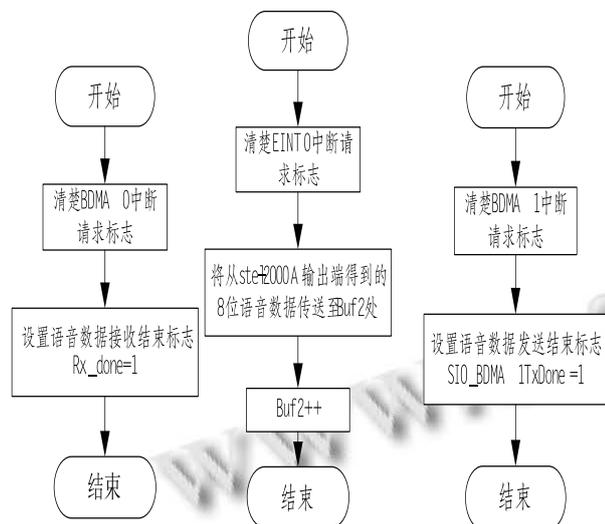


图 9 BDMA0 中断 图 10 外部中断 0 图 11 BDMA1 中断

主程序中,将受话器接收到的语音数据传送到 Buf 处,数据传送完毕后产生 BDMA0 中断、外部中断 0、传送 Buf 处的语音数据至 Stel-2000A 芯片内部,语音数据发送完毕后产生的 BDMA1 中断如图 9、10、11

所示。其中 BDMA0 中断请求标志为 rI_IS PC=BIT_BDMA0,EINT0 中断请求标志为 rI_IS PC=BIT_EINT0, BDMA1 中断请求标志为 rI_IS PC=BIT_BDMA1。

5 结论

本文将扩频通信技术、ARM 技术应用于电机车的通讯,设计出抗干扰能力极强的语音载波通讯系统。并在实验室完成样机开发,信噪比可达 100dB 以上。实践表明,在达到系统高实时性要求的同时,取代了以往电机车上噪音非常大的模拟载波电话,提高了井下复杂环境中电机车语音通信的清晰度。

参考文献

- 1 李文江,闫孝娟,李涛.基于直接序列扩频的架线电机车载波通信系统.煤矿机电,2007.
- 2 曾一凡,李晖.扩频通信原理.北京:机械工业出版社,2005.
- 3 李中山.井下电机车通信系统研究与电路设计.辽宁工程技术大学学报,2001.
- 4 李恒文,魏绍亮.井下电机车载波电话自适应除噪技术应用.煤炭学报,2001.
- 5 田泽,智爱娟,阎效莺,车晓萍,杨峰.UDA1341TS 在嵌入式语音系统中的应用.西北大学学报(自然科学版),2006,(2).
- 6 田泽.嵌入式系统开发与应用.北京:北京航空航天大学出版社,2004.