

基于 FPGA 的信号调理器^①

吴桂清, 秦 丽

(湖南大学 电气与信息工程学院, 长沙 410082)

摘 要: 提出了一种基于 FPGA 的智能化信号调理器的设计方法。该方案根据不同传感器, 选择相对应的电流, 电压和电荷放大电路对输入信号进行放大, 输出到 AD7264 采样, 经 FPGA 滤波等处理。输出方式有两种: 直接以太网接口或 CAN 接口输出的数字信号, 或者经 AD5422 转换成标准的电流电压信号输出。详细描述了硬件部分的设计与实现, 给出了电路原理图。在实际运用中, 该调理器具有良好的性能和高度的可靠性, 具有广阔的运用前景和推广价值。

关键词: 信号调理; FPGA; AD7264; AD5422

Signal Conditioner Based on FPGA

WU Gui-Qing, QIN Li

(College of Electrical and Information Engineering, Hunan University, Changsha 410082, China)

Abstract: This paper introduces the design and realization of a signal transmitter based on FPGA. The sensor signal will be amplified at first, then output to the AD7264. After sampling and processing by FPGA, the data are transmitted by CAN interface or Ethernet interface, or converted into the standard current and voltage output by the AD5422. The article introduces the design and implementation of the system and particularly explains every functional module of the hardware part, detailed schematic diagram and electric circuit's details.

Key words: signal conditioning; FPGA; AD7264; AD5422

1 引言

信号调理是测试系统的重要部分, 它在数据采集系统之前对传感器信号进行调理^[1], 信号调理电路是将待测信号通过放大, 滤波隔离操作等转换成采集设备能够识别的标准信号, 从而提高了数据采集系统的性能和可靠性^[2], 因此对于绝大多数数据采集和控制系统来说非常重要。

传统的信号调理器输入和输出都是模拟信号, 结构简单, 功能单一, 只能为特定的传感器信号进行调理, 当工业现场传感器繁多时, 就需要多种调理器投入使用^[3]。同时, 传统的调理器没有对外通信功能, 为现代化工业系统的组网、监测带来了极大不便。

针对以上问题, 本文设计了一种基于 FPGA 的智能信号调理器。以 XILINX 芯片 XC3S400 为核心, 配

合传感器信号放大电路, AD 采样电路, DA 转换, 通信接口等外围电路构成全电子新型智能化仪表。

1 系统概述

根据设计要求, 本信号调理器工作原理为: 由传感器把被测量转变为电信号, 经过放大后将信号作 A/D 转换, 把模拟信号变换成数字信号, 送入到 FPGA 控制模块, FPGA 对信号进行滤波处理, 并通过查表法对信号进行自动补偿, 然后根据实际需要, 经数/模转换后将数据传给下级电路, 同时也可能通过以太网或 CAN 总线传给局域网, 实现信号调理功能。

本文设计的信号调理器的性能指标为:

采样信号路数: 2 路;

采样频率范围: 20Hz~50KHz;

^① 基金项目:国家自然科学基金(60905050)

收稿时间:2011-04-05;收到修改稿时间:2011-04-30

信号输出电压信号范围: 0V 至 5V, 0V 至 10V, -5V 至 5V, -10V 至 10V, 电流信号范围: 0mA 至 20mA, 0mA 至 24mA 和 4mA 至 20mA。

系统框图如图 1 所示。

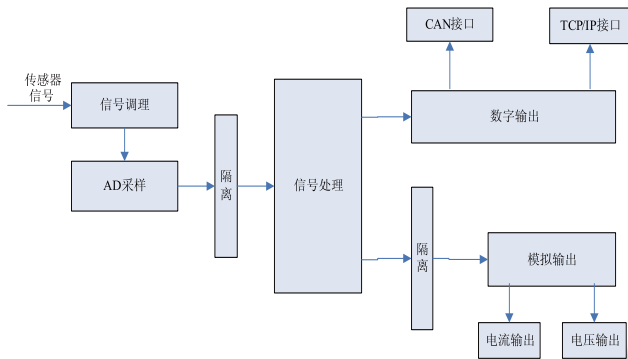


图 1 系统总体框架图

2 硬件电路设计

2.1 传感器信号放大

分析不同类型的传感器, 以大型设备振动监测项目为例, 具体的传感器有加速度、速度和位移传感器。其输出信号可分为电荷信号、电流信号和电压信号三大类, 相应地设计了三种信号调理电路: 电流放大电路, 电压放大电路, 电荷放大电路。选择不同的前端信号调理电路, 变成统一规格的电压信号供后面的 AD 采样。

下面以电荷放大电路为例进行介绍。本系统采用 ICP 型加速度传感器, 具体选型为美国 PCB 公司的 608A11。ICP 型加速度传感器是内装集成运算放大器的加速度传感器, 它将传统的压电式加速度传感器与电荷放大器集成于一体, 能直接与记录仪、采集分析仪相连, 简化了测试系统, 提高了测量系统精度和可靠性。该传感器需采用恒流源供电, 用 LM317 组成恒流源。

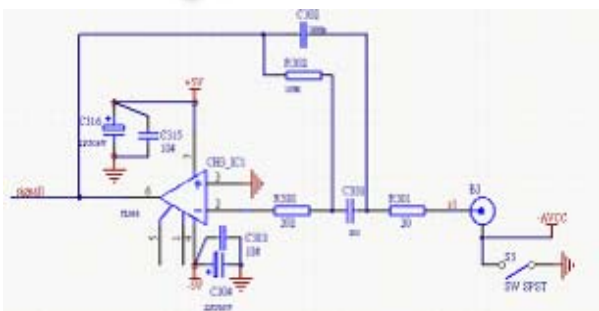


图 2 电荷放大电路

2.2 AD 采样电路

采用美国 ADI 公司的 AD7264 来进行数据采集。AD7264 是双通道串行、同步采样、14-bit、高速、低功耗、逐次逼近型模数转换器 (ADC), 采用 5V 单电源供电, 采样速率高达 1MSPS。AD7264 包含两个模数转换器, 其内置可编程增益放大器可以接收真差分模拟输入信号, 并且支持 13 组可编程增益设置, 增益倍数 1-128。AD7264 具有校准功能, 可以消除器件偏移误差、可编程误差以及增益调节寄存器, 允许输入路径 (例如传感器) 偏移与增益补偿。

AD7264 与 FPGA 的接口主要包括 PD0 数据输入选择端; DoutA(DoutB) 两路数据输出端; OUTa(OUTb) 两路数据输入端; CoutA(CoutB、CoutC、CoutD) 比较器输出; G3(G2、G1、G0) 四路增益控制输入信号。增益由控制寄存器的低四位控制; ADSClk 时钟信号; ADCS 片选信号, 低电平有效。AD7264 工作频率为 20MHz, 在 CS 下降沿, 跟踪保持器处于保持模式。此时, 采样、转换同时被初始化模拟输入。传感器放大的信号分别接入 AD7264 的输入端, 在程序的控制下对两路信号分别进行采样转换。

在本设计中, 使 AD7264 工作于自校准模式。

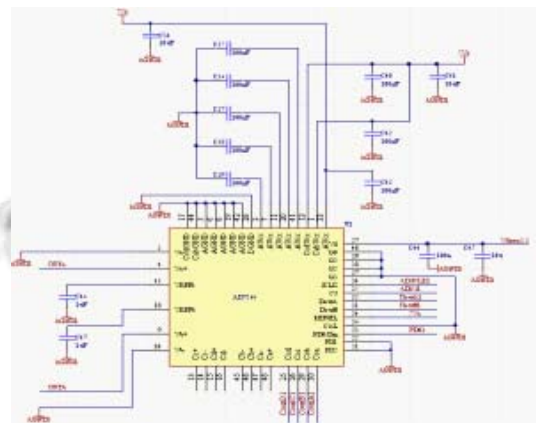


图 3 AD 采样电路原理图

2.3 FPGA

FPGA 是信号调理器的核心, 它不但能对采样数据进行计算、存储和数据处理, 还可以通过反馈回路对传感器进行调节。在整个系统中, FPGA 主要实现对系统的控制和数据的预处理。采用 XILINX 公司芯片 XC3S400^[4,5], 它拥有 40 万个逻辑门、8064 个逻辑宏单元、896 个 CLB、288Kbit Block RAM、56Kbit

Distrlbuted RAM, 4 个 DCM, 多达 264 个用户 I/O, 最高可支持 100MHz 频率。其内部的 Block RAM 可以配置为大小不同的如单口 RAM、双口 RAM 和同步 FIFO 各种类型存储器, 很好满足本系统的需要。

采样后的信号输入到 FPGA^[6] 可以进行一系列信号处理: 如滤波和非线性校正等。可根据实际需要选用。

滤波算法: 根据工程中实际需要选择所需的滤波算法, 如简单的低通带通滤波; 在有些工程中, 如在振动信号中, 有的物理量往往需要通过采集到的物理量进行转换处理才能得到, 将加速度信号转换成速度或位移信号, 这就要用到微分积分算法。

非线性校正: 传感器的非线性校正是智能化仪表的重要功能之一, 在自动化生产中, 各种物理量的测量控制离不开传感器, 许多传感器的物理效应具有非线性, 用软件的方法实现非线性校正。

2.4 模拟输出电路

调理器的目的将传感器的信号线性化为标准的电压信号。本设计选用美国 ADI 公司的 AD5422^[8] 来进行数模转换。AD5422 是一款完全集成的 16 bit 数模转换器, 具有可编程电流源与可编程电压输出特性, 满足工业过程控制应用需求。输出电流范围可编程设置为: 4mA~20 mA, 0mA~20mA 或者扩展的 0mA~24mA。电压输出由独立的引脚提供, 输出范围可以设置为: 0V~5V, 0V~10V, ±5V 或 ±10V, 并且范围都允许扩展 10%。

AD5422 具有灵活的串行接口, 兼容 SPI 与 MICROWIRE, 可以工作在 3 线模式, 降低对隔离应用要求的数字隔离。该数模转换器还包括上电复位功能, 以确保转换器在已知的状态上电, 异步 CLEAR 引脚将输出设置为电压输出的零刻度/中间刻度或选定电流范围的低端。

在本设计中采用 ADR445 作为 AD5422 的稳压电源。

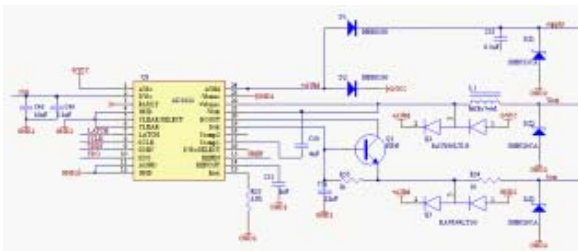


图 4 模拟输出电路原理图

2.5 通信接口电路

本系统设计了两种通信接口: TCP/IP 接口和 CAN 接口, 在运用中根据实际情况选择输出方式。

以太网接口电路主要由 MAC 控制器和物理层 PHY 接口两部分组成, 大多数的通用以太网接口芯片都包含这两部分, 虽然我们选用系统的主芯片 EP3C25Q240C8 内部不包含以太网 MAC 控制器。但我们可以通过用 VHDL 编程, 实现 MAC 控制器核的设计。所以只需外接一片物理层芯片来提供以太网的接入通道。在具体实现时, 我们选用 Realtek 公司生产的 DM9000A^[9] 芯片作为以太网的物理层接口控制芯片。参考 DM9000A 使用手册设计硬件原理图。

CAN 接口的硬件电路的设计主要是 CAN 总线通信控制器与微处理器之间的接口电路, 以及 CAN 总线收发器与物理总线之间的接口电路设计^[7]。CAN 通信控制器是接口电路的核心, 它主要完成 CAN 总线的通信协议, 而 CAN 总线收发器的功能则是增大通信距离, 保护系统不受干扰。本文 CAN 控制器和收发器选用 philips 公司生产的 MCP2515 和 TJA1050 芯片。FPGA 对 MCP2515 进行控制及接收发送数据均通过对 MCP2515 的内部寄存器的读写访问来实现的。MCP2515 通过 TJA1050 连接到物理总线上, TJA1050 提供对总线的差动发送能力和对 CAN 控制器的差动接收能力, 将 MCP2515 输出信号转换成差分形式向外发送, 以增强信号的抗干扰能力。

2.6 电源模块和隔离模块

本系统由 FPGA 主控单元和外围电路组成, 为了系统能稳定工作, 减少干扰, 电源电路也分成 FPGA 核心系统电源和外围电路电源两个部分。

本系统隔离电源采用 24V 统一供电。FPGA 核心系统电源: 先采用独立电源模块 WRB2405 将 24V 电源转换为 5V 通过 TPS75003 转换为 XC3S400 芯片所需的 3.3V、2.5V 和 1.2V 电压, 其中 3.3V 电压还提供给 FPGA 端的隔离芯片的电源; 外围电路分为两部分: A/D 电源和输出部分电源。采用电源模块 WRA2415, WRB2405, WRB2403 分别将 24V 转换为 15V, 5V, 3.3V 供采样模块和输出模块。其中采样模块需要 WRA2415, WRB2405 各一个作为模拟电源和数字电源。输出模块需要 WRA2415, WRB2405, WRB2403 提供模拟输出的模拟电源和数字电源以及 CAN 接口的隔离电源。各个电源模块相互独立工作。

隔离模块采用 ADuM 系列芯片对 AD, DA 的输入信号进行隔离, 由于隔离模块使得 AD, DA 的输入输出以及时钟信号都隔离开来, 再配合电源模块, 就形成了完整的隔离, 将输入输出, 模拟信号数字信号全部隔离。

3 系统软件设计

整个系统主要包括初始状态(Initialization)、数据采集状态(Data_Sample)、数据处理状态(Data_Processing)、以太网传输状态(Enet_Transfers)、CAN 总线传输状态(CAN_Transfers)、和模拟输出状态(Analog_Transfers)等六种状态, 因此, 可以利用有限状态机^[8]的设计方案来实现。

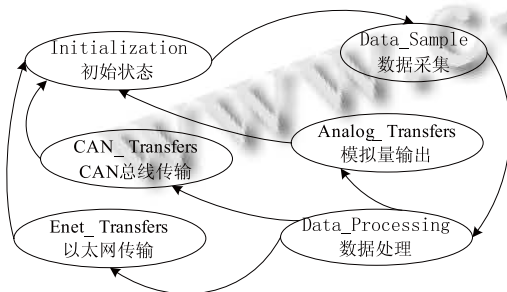


图 5 系统状态转换图

初始状态: 实现系统初始化;

数据采集状态: 完成数据采集过程;

数据处理状态: 对采集的信号进行一系列的滤波处理, 非线性校正等;

以太网传输状态, CAN 总线传输状态: 根据实际需要, 将信号数字输出;

模拟输出状态: 进行数模转换, 输出标准的电压电流信号。

下面以带通滤波为例说明数据处理的过程。XILINX 提供 FIR Filter Core 与 MATLAB 结合使用, 可是生成所需的 FIR 滤波器, 具体流程图如下:

4 结语

本文讨论了基于 FPGA 的信号调理器的整体设计方案, 详细介绍了硬件部分的设计与实现。在实际运用中, 表明该系统可靠性和控制精度都比较高。该信

号调理器量程范围宽, 量程比大, 具有灵活的输出方式, 是单一型调理器的优良代替品, 具有广阔的运用前景。

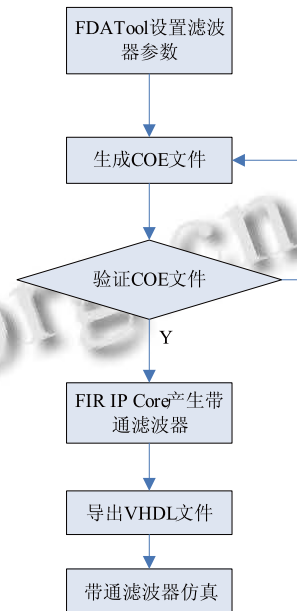


图 6 FIR 滤波器 IP 核生成带通滤波器流程图

参考文献

- 1 彭善琼. 智能信号调理器的研究. 微计算机信息, 2004, 20(11): 110-111.
- 2 马青. 高速数据采集信号调理电路的研究. 哈尔滨: 哈尔滨理工大学, 2009.
- 3 周超, 周洪, 等. 多功能智能信号调理器的设计与研究. PLC&FA, 2007, 8: 110-114.
- 4 Spartan-3 FPGA Family: Complete Data Sheet. 2005. <http://www.xilinx.com>.
- 5 黄志强, 潘天保, 等. Xilinx 可编程逻辑器件的运用与设计. 北京: 机械工业出版社, 2007.
- 6 田耘, 胡彬, 徐文波. ISE Design Suite 10.x FPGA 开发指南. 北京: 人民邮电出版社, 2008.
- 7 张俊国, 王进祥. CAN 总线控制器 IP 核设计. 微处理机, 2007, 8: 12-14.
- 8 姜雪松, 吴钰淳, 王鹰. VHDL 设计实例与仿真. 北京: 机械工业出版社, 2007.