

一种改进型数字下变频系统的设计与实现^①

刘荣毅 赵旭东 (桂林电子科技大学 信息与通信工程学院 广西 桂林 541004)

摘要: 在 DDC 工作原理的基础上, 对其结构进行了模块化设计, 在包括了多速率信号处理的同时, 提出采用 NDA (None-Data-Aided, 非辅助数据) 频偏估计算法的载波恢复改进 DDC 系统。在详细描述各模块的方案设计后, 通过使用 System Generator, 完成改进后 DDC 系统在 FRS (Family Radio Service, 家庭无线电服务) 中的应用仿真, 验证了 NDA 频偏估计算法的正确性和可行性, 表明了该系统在软件无线电接收机中的适用性。

关键词: 数字下变频; 载波恢复; NDA 频偏估计

Design and Realization of Improved Digital Down Conversion

LIU Rong-Yi, ZHAO Xu-Dong

(Institute of Information and Communication, Guilin University of Electronic Technology, Guilin 541004, China)

Abstract: Based on operation principles about digital down conversion, this paper designs its structure with modules, including multirate signal processing and carrier recovery with the NDA frequency offset estimation algorithm to improve DDC. The design of each module is stated in detail. By using a System Generator to complete the simulation of an improved DDC system, applying in FRS, the correctness and feasibility of the NDA algorithm is confirmed, and the serviceability of this system in SDR receiving set is expressed.

Keywords: digital down conversion; carrier recovery; NDA frequency offset estimation

1 引言

在软件无线电中, DDC (Digital Down Conversion, 数字下变频系统) 的基本功能就是从输入的宽带高数据流的数字中频信号中提取所需的窄带信号, 滤除带外噪声, 将其下变频为基带信号, 并转换成较低的数据流。而多采样速率信号处理和载波恢复, 又是 DDC 系统中的两大关键技术^[1,2]。

随着软件无线电技术的不断发展和应用, 具有多模式多功能通信系统已经成为了发展的趋势, 这就要求数字下变频能够在多种调制方式下对信号进行的频谱搬移, 准确地提取出窄带信号。由于传统的数字锁相环的通用性较差, 只针对固定的 MPSK、MQAM 等调制方式, 而且滤波器参数计算复杂。因此, 本文通

过结合多采样速率信号处理, 在载波恢复中采用 NDA 频偏估计算法理论, 从而使 DDC 多制式系统中正确地将载波恢复出来, 并通过使用 System Generator, 完成 DDC 系统在 FRS 中的应用仿真, 验证了 NDA 频偏估计算法的正确性和可行性, 表明了该系统在软件无线电接收机中的适用性。

2 数字下变频的结构设计

根据数字下变频的基本原理可以设计其结构如图 1 所示。从结构框图可知, 数字下变频主要多速率信号处理和载波恢复两部分组成。所谓多速率信号处理, 就是在满足采样定理的条件下对数字信号的采样速率进行变换, 减小其采样频率, 以便用于基带信号处理。

^① 收稿时间:2009-12-22;收到修改稿时间:2010-01-25

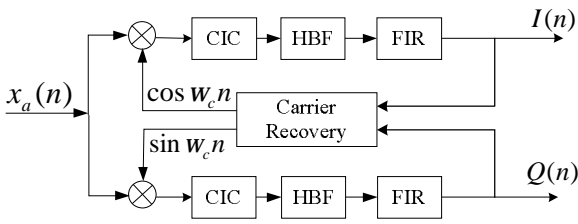


图 1 数字下变频系统的结构框图

由于在软件无线电通信过程中，存在多普勒频移和本地载波误差的影响，接受信号会产生缓慢的频率漂移，使数字下变频中的本地振荡信号与输入信号的载波必然存在一个频差，这对数字下变频系统会产生恶劣影响，使接收系统性能下降。而载波恢复的目的就在于消除频偏误差，实现载波同步，从而为基带信号处理模块的位同步、帧同步等处理提供条件^[3]。本文载波恢复提出了采用非数据辅助频差估计算法，对输入信号的载波与本地振荡信号之间存在的频差进行估计，并反馈调整本地振荡信号的频率，实现载波同步。由于采用后向反馈的方式，即先经过多采样速率变换后频偏估计，大大减少了载波恢复中的运算量，降低了系统对硬件资源的消耗。载波恢复结构设计如图 2 所示。

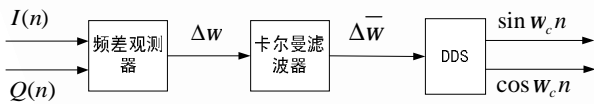


图 2 载波恢复结构框图

3 功能模块的方案设计

3.1 多速率信号处理模块设计

由 CIC 滤波器、HBF 滤波器以及 FIR 滤波器组成的抽取低通滤波器组，能够在实现多速率信号处理的同时，减少了滤波过程中所涉及的乘累加运算，从而降低了对系统的资源消耗^[4]。

CIC 滤波器，又称为积分梳状滤波器(Cascade Integrator Comb)，其抽取滤波由积分器、抽取模块和梳状滤波器级联组成的，可用于降低信号的采样速率。本文采用多级 CIC 级联的方式来抑制旁瓣电平，增加了阻带衰减幅度，从而满足实际要求。由于其只有加减运算，没有乘法运算，FPGA 实现时可达到的处理速率，因此 CIC 滤波器很适合作为抽取前的抗混叠滤波器。其方案设计如图 3 所示。

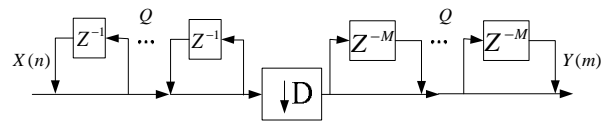


图 3 多级 CIC 抽取滤波器结构图

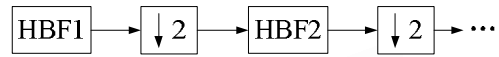


图 4 多级半带滤波器组的实现框图

HBF 为半带滤波器(Half Band Filter)，其抽取滤波是主要由半带滤波器和抽取模块两部分组成，其目的主要是滤除信号高频部分，防止抽取过程后信号发生频谱混叠，从而实现 2 的 M 次方抽取进一步降低信号的采样速率。由于 HBF 的冲激响应 $h(k)$ 除零点外其余偶数点均为零，所以用 HBF 实现 2 的 M 次方抽取可以节省一半的运算量，对增强软件无线电的实时性非常重要，HBF 还具有参数约束少，设计容易、方便的特点。本文通过采用多级抽取，可减小滤波器的阶数，从而进一步降低滤波器的设计要求。

FIR 为滤波器主要起滤波整形的作用。由于前两级滤波器的过渡带都比较缓，可能无法达到系统对幅度衰减的要求，因此最后一级滤波器要对这个问题进行改善，从而补偿前两级模块的过渡带衰减，提取有用信号，并去除噪声。经过前两级滤波器的抽取后，此时信号的采样速率相对较低，采用普通的 FIR 滤波器相对比较简单，阶数也相对比较少，而且其响应所受限制少，在设计上有很大的灵活性，使实现特定的通带和过渡带提供更为方便。

3.2 载波恢复模块设计

由图 2 可知，载波恢复主要由 DDS、频差观测器以及卡尔曼滤波器组成。

3.2.1 DDS 模块设计

在数字下变频中，本地振荡信号通常采样 DDS 来产生。DDS 也称为直接频率合成技术(Direct Digital Frequency Synthesis)，在系统时钟的驱动下，频率控制信号设置初始相位，并作用于相位增量，利用相位累加器与初始相位寄存器的和产生的结果，经过量化后的值输入相位-幅度转换表(ROM)中查找响应正弦/余弦的幅值，从而产生数字正弦/余弦信号。图 5 为 DDS 的基本结构框图。

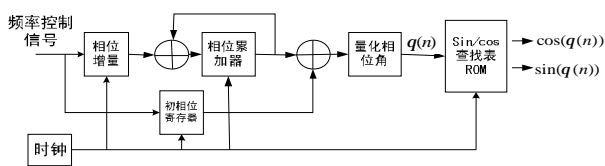


图 5 DDS 的基本结构

3.2.2 频率观测器设计

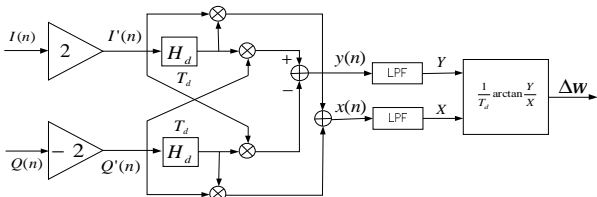


图 6 频率观测器的结构

本文采样了一种非数据辅助频偏估计算法，结构框图如图 6 所示。对于数字信号调制系统而言，输入信号可表示为：

$$x_a(a) = a(n)\cos w_L n - b(n)\sin w_L n \quad (1)$$

式(1)中， w_L 为输入信号的载波频率，这里暂时不考虑加性噪声。设 DDS 的频率为 w_c ，且令 $w_L - w_c = \Delta w$ ，经过混频、滤波及放大器后，有：

$$I'(n) = a(n)\cos \Delta w n - b(n)\sin \Delta w n \quad (2)$$

$$Q'(n) = a(n)\sin \Delta w n + b(n)\cos \Delta w n \quad (3)$$

$a(n)$ 和 $b(n)$ 互为正交信号，且多为彼此独立的多电平序列，满足条件：

$$E[a(n)] = E[b(n)] = 0, E[a(m)a(n)] = s_a^2 d_{mn} \quad (4)$$

$$E[b(m)b(n)] = s_b^2 d_{mn}, E[a(m)b(n)] = 0$$

于是可知， $a(n)$ 和 $b(n)$ 的交叉相乘项均值为零，由图 5 可得：

$$Y = E[y(n)] = E\{[a(n - T_d)a(n) + b(n - T_d)b(n)]\cos \Delta w T_d\} \quad (5)$$

$$X = E[x(n)] = E\{[a(n - T_d)a(n) + b(n - T_d)b(n)]\cos \Delta w T_d\} \quad (6)$$

因此，可以推导出：

$$\Delta w = \frac{1}{T_d} \arctan \frac{Y}{X} \quad (7)$$

从式(6)、(7)可见，在满足式(4)的条件下，和的均值对信息符号的依赖关系相同，而且具有完全相同的系数，从而可知 Y 与 X 的比值与信息符号无关，不存在码型噪声，使算法的实现得到简化。由于 $T_d = T/2$ (T 为符号周期) 时可以减少 X 和 Y 的码型抖动，因此这里可取 $T_d = T/2$ ，这就构成了非数据辅助的频偏

观测器。

3.2.3 卡尔曼滤波器设计

卡尔曼滤波器通常用来解决以最小均方误差为准则的最佳线性过滤问题，它根据前一个估计值和最近一个观察数据来估计信号的当前值。由于其在求解时不需要存储大量的观测数据，并且当得到新的观测数据时，可随时算的得新的参数滤波值，便于实时处理。由于噪声的影响，频偏估计总是在均值附近上下波动，式(7)并不是一个无偏估计量，为了得到频偏的最小方差估计，采用一阶卡尔曼滤波实时地跟踪频偏的变化。滤波方程为：

$$X(k+1) = \frac{R}{P(k)+Q+R} X(k) + \frac{P(k)+Q}{P(k)+Q+R} Y(k+1) \quad (8)$$

其滤波误差方程为：

$$P(k+1) = \frac{[P(k)+Q]R}{P(k)+Q+R} \quad (9)$$

其中，用 $X(k)$ 表示频偏 Δw 的状态量， $P(k)$ 是通过递归计算出来的滤波误差方差，而 Q 是策动噪声方差， R 是测量噪声方差。

4 系统的建模仿真及结果分析

4.1 系统建模

System Generator for DSP 软件是由 Xilinx 公司开发的 MATLAB/Simulink 环境下的一个工具箱。在使用 FPGA 作为原型平台运行算法时，不仅能够使用 System Generator 免费提供的 IP 核对硬件的真实情况进行仿真，还能够自动生成硬件实现时所需的硬件描述语言代码，这中图形化操作简单易用，实现的算法能够确保与仿真记过相符，且无需为仿真和实现建立不同的模型，大大缩短了系统开发的周期和成本[5]。

本文以家庭无线电服务 (FRS, Family Radio Service) 系统为应用对象，利用 System Generator 工具箱进行建模仿真。该 FRS 系统是以数字式 FM 为调制方式，由于其调制方式的特殊性，即载波频率按调制信号规律变换，因此能够体现改进后 DDC 在软件无线电多模接收机中的适用性。现输入为一个 2KHz 的正弦波信号，采用载频为 30MHz，频偏为 3KHz，采样率为 80MHz 的 FM 调制信号，经过抽取倍数为 40:1 的三级 CIC 抽取滤波，五级半带滤波器

以及带通频率为 8KHz，截止频率设为 12.5KHz 的 FIR 低通滤波器后，进行差分解调还原出输入信号。系统模型仿真如图 7 所示。



图 7 FRS 系统模型仿真

4.2 仿真结果与分析

上变频之后的 FM 调制信号如图 8 所示，通过与 DDS 正交混频后，对信号进行频谱搬移，从图 9 可以看出，混频后存在零频分量和高频分量；CIC 抽取滤波后，将高频部分滤除，并降低采样速率，如图 10 所示。最后，经过 HBF 抽取滤波及 FIR 低通滤波后，进一步降低 Q 路信号采样速率的同时，滤除噪声后得到了 Q 路的基带信号，其频谱响应图 11 所示。

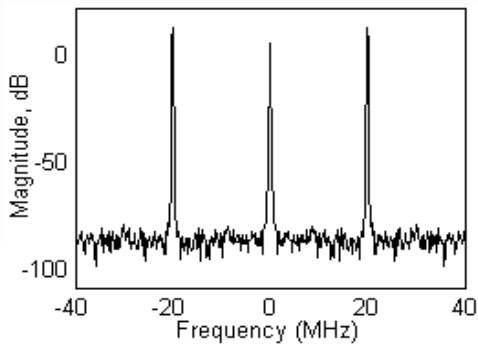


图 8 FM 调制信号的频谱图

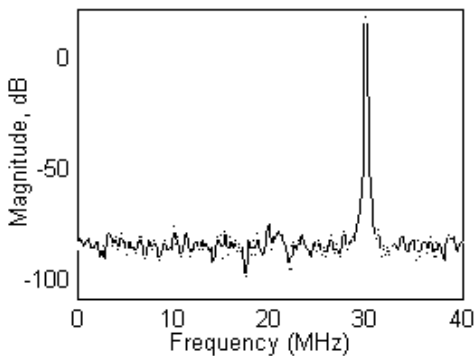


图 9 混频后输出信号的频谱图

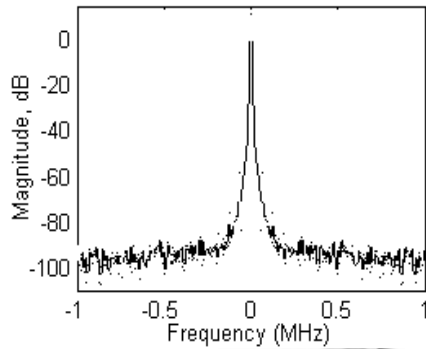


图 10 CIC 滤波后 Q 路信号的频谱图

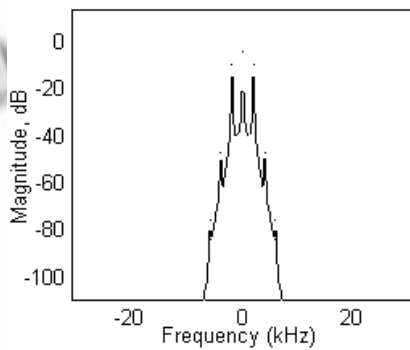


图 11 FIR 滤波后 Q 路输出信号的频谱图

非辅助数据频频估计器仿真结果如图 12 所示，第一路信号为频率观测器的输出，第二路信号为卡尔曼滤波器的输出。可以看出，在未经过卡尔曼滤波器处理的频偏估计抖动较大，而经过卡尔曼滤波之后的得到的频偏估计能很快的收敛，在通过一段时间反馈调整 DDS 的频率后，最后稳定在零值附近，从而完成对载波频率的跟踪。

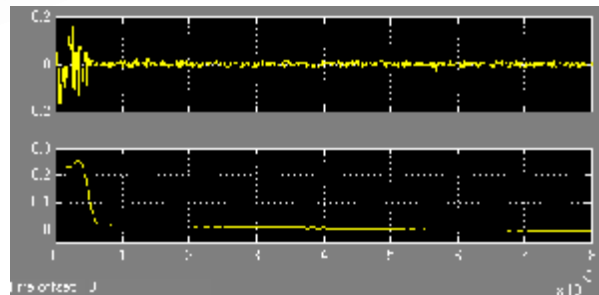


图 12 频率观测器输出与卡尔曼滤波输出

图 13 中第一路为 FRS 系统的输出信号，第二路为 FRS 系统的输入信号。可以看到：通过改进型 DDS 得到的基带信号经过基带处理后，数字式 FM 调制的

信号能够被完全解调出来,解调出的正弦信号频率与输入的正弦信号频率相同;由于设计采取的是后反馈方式,即先进行多速率变换后频偏估计调整 DDS 输出,因此大大减少了计算量,降低了硬件的消耗,而只是时间上稍有延时。

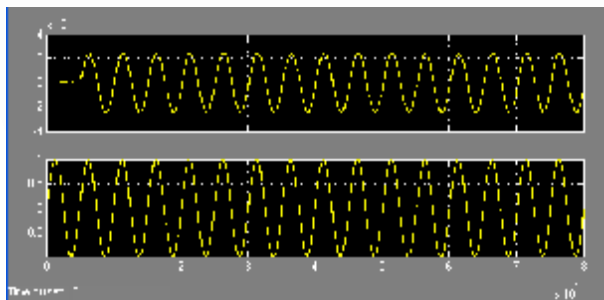


图 13 解调出的信号和输入信号

5 结论

本文从数字下变频的基本模型出发,采用模块方法,引用了 NDA 频偏估计算法进行载波恢复,设计改进后数字下变频系统的实现方案。通过使用 Xilinx

System Generator for DSP 在 MATLAB/Simulink 环境下对其在 FRS 系统中进行了仿真建模,仿真结果分析验证了算法的正确性以及改进后 DDC 设计方案的可行性,其高效的性能进一步说明了在软件无线电接收机中的适用性,具有较高的实用价值。

参考文献

- 1 Mitola J. The software radio architecture, IEEE Communications Magazine, 33/5, 1995.5,26-38.
- 2 杨小牛,楼才义,徐建良.软件无线电原理与应用.北京:电子工业出版社,2006.2-7.
- 3 张公礼.全数字接收机理论与技术.北京:科学出版社,2005.2-6.
- 4 Harris FJ.王霞,张国梅,刘树棠译.通信系统中的多采样率信号处理.西安:西安交通大学出版社,2008.16-25.
- 5 纪志成等编著.FPGA 数字信号处理设计教程:System Generator 入门与提高.西安:西安电子科技大学出版社,2008. © 中国科学院软件研究所 <http://www.c-s-a.org.cn>